

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-332383

(43)Date of publication of application : 30.11.2001

(51)Int.Cl.

H05B 33/10
G09F 9/30
H01L 27/12
H01L 29/786
H01L 21/336
H05B 33/12
H05B 33/14

(21)Application number : 2000-199982

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 30.06.2000

(72)Inventor : NOZAWA RYOICHI
KIMURA MUTSUMI
INOUE SATOSHI

(30)Priority

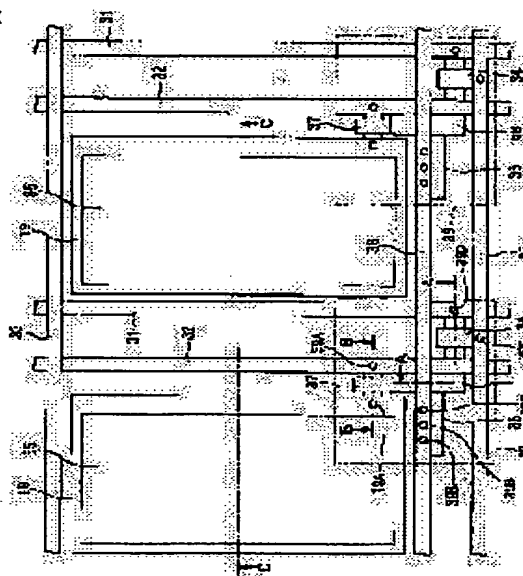
Priority number : 2000077181 Priority date : 17.03.2000 Priority country : JP

(54) MANUFACTURING METHOD OF ORGANIC EL DISPLAY BODY, ARRANGEMENT METHOD OF SEMICONDUCTOR ELEMENT, MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prepare an active-matrix organic EL display body using a transistor (transistor has a single crystal semiconductor as an active layer) with less property dispersions.

SOLUTION: Units of fine structure are numerously formed in parallel on a silicon wafer. This unit includes driving elements (a switching transistor 34, a driving transistor 37, a capacitor 36) of organic EL element (picture element) 35. This silicon wafer is divided to form a unit block 39. This unit block 39 is arranged at a predetermined position of a glass substrate (a substrate for display) 52. Driving elements for each picture element 35 are connected with a signal wire 31, a power supply wire 32, a scanning wire 33, a capacitor wire 38.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

CLAIMS

[Claim(s)]

[Claim 1] The manufacture method of organic EL display object characterized by having the process which arranges the unit block which has the aforementioned semiconductor device in the predetermined position of the substrate for a display in the manufacture method of organic EL display object equipped with the organic EL element and the semiconductor device which drives this organic EL element on the substrate for a display.

[Claim 2] A unit block is the manufacture method of organic EL display object according to claim 1 which forms two or more aforementioned semiconductor devices in parallel at a single crystal semiconductor substrate, and is formed by dividing this substrate.

[Claim 3] The manufacture method of organic EL display object according to claim 1 or 2 which arranges a unit block in the predetermined position of the substrate for a display by establishing the crevice of the configuration doubled with the configuration of a unit block in the predetermined position of the substrate for a display, and inserting a unit block in this crevice in a liquid.

[Claim 4] The manufacture method of organic EL display object according to claim 1 or 2 which arranges a unit block in the predetermined position of the substrate for a display by establishing the hole penetrated in the thickness direction in the predetermined position of the substrate for a display, making the pressure by the side of one field of the substrate for a display higher than the pressure by the side of the field of another side, or letting a fluid pass in the aforementioned hole, and leading a unit block to the aforementioned hole site of one field of the substrate for a display.

[Claim 5] The manufacture method of organic EL display object according to claim 4 of wiring using the aforementioned hole.

[Claim 6] The manufacture method of organic EL display object according to claim 1 or 2 which leads a unit block to the predetermined position of the substrate for a display by the Coulomb attraction, and is arranged.

[Claim 7] The manufacture method of organic EL display object given in the claim 1 characterized by making the material of an organic EL element correspond to the pixel position on the substrate for a display, and arranging it by the ink-jet method, or any 1 term of 6.

[Claim 8] The manufacture method of organic EL display object given in the claim 1 characterized by forming the wiring formed on the substrate for a display by the ink-jet method, or any 1 term of 7.

[Claim 9] A drive method is the manufacture method of organic EL display object given in the claim 1 which is an active matrix method, or any 1 term of 8.

[Claim 10] On the substrate for a display, the terminal for connection of the scanning line, a signal line and a power supply line, and the wiring within the unit block of these wiring is formed beforehand. for a unit block The manufacture method of organic EL display object according to claim 9 which arranges a unit block in the predetermined position of the substrate for a display after forming beforehand the terminal for connection with the wiring on the substrate for a display in the position in contact with these terminals, when it has arranged on the substrate for a display.

[Claim 11] A unit block is the manufacture method of organic EL display object according to claim 9 of having two or more semiconductor devices for driving two or more adjoining organic EL elements.

[Claim 12] The manufacture method of organic EL display object according to claim 11 which arranges two or more terminals for [each] organic EL elements so that it may become the symmetry of revolution which made the flat-surface configuration of a unit block the polygon, and made the center of this polygon the center of rotation.

[Claim 13] The manufacture method of organic EL display object according to claim 11 which arranges two or more terminals for [each] organic EL elements so that the flat-surface configuration of a unit block may be made into a rectangle and it may become an axial symmetry to both a center line parallel to the long side of this rectangle, and a center line parallel to a shorter side.

[Claim 14] The manufacture method of organic EL display object according to claim 11 arranged so that two or more terminals for every object for organic EL elements may be arranged and the terminal position on each diagonal line may become the same with the same terminal along with each diagonal line of this polygon by making the flat-surface configuration of a unit block into a polygon.

[Claim 15] The aforementioned polygon is the manufacture method of organic EL display object according to claim 12 or 14 which is a regular polygon.

[Claim 16] The manufacture method of organic EL display object according to claim 11 which arranges the unit block which has a semiconductor device for driving three organic EL elements while arranging them two or more sets on the substrate for a display, using three adjoining organic EL elements, red luminescence, blue luminescence, and green luminescence, as a lot in the position which takes the lead in three organic EL elements for each class.

[Claim 17] The manufacture method of organic EL display object according to claim 11 which arranges the unit block which has a semiconductor device for driving six organic

EL elements while arranging them two or more sets on the substrate for a display, using every six organic two-piece each adjoining EL elements of red luminescence, blue luminescence, and green luminescence as a lot in the position between six organic EL elements for each class.

[Claim 18] The configuration method of the semiconductor device which establishes the hole penetrated in the thickness direction in the predetermined position of a substrate in the configuration method of the semiconductor device which arranges the unit block which has a semiconductor device in the predetermined position of a substrate, and makes the pressure by the side of one field of this substrate higher than the pressure by the side of the field of another side, or is characterized by letting a fluid pass in the aforementioned hole and leading a unit block to the aforementioned hole site of one field of this substrate.

[Claim 19] The configuration method of the semiconductor device characterized by leading a unit block to the predetermined position of a substrate by the Coulomb attraction in the configuration method of the semiconductor device which arranges the unit block which has a semiconductor device in the predetermined position of a substrate.

[Claim 20] The manufacture method of the semiconductor device characterized by forming the wiring formed on a substrate by the ink-jet method in the manufacture method of a semiconductor device of having the process which arranges the unit block which has a semiconductor device in the predetermined position of a substrate.

[Claim 21] In the manufacture method of a semiconductor device of having the process which arranges the unit block which has a semiconductor device in the predetermined position of a substrate on a substrate The terminal for connection of wiring and the wiring within the unit block of this wiring is formed beforehand. for a unit block The manufacture method of the semiconductor device characterized by arranging a unit block in the predetermined position of a substrate after forming beforehand the terminal for connection with the wiring on a substrate in the position in contact with the terminal on a substrate, when it has arranged on a substrate.

[Claim 22] The manufacture method of the semiconductor device which arranges two or more terminals for [each] semiconductor devices so that it may become the symmetry of revolution which made the flat-surface configuration of a unit block the polygon, and made the center of this polygon the center of rotation in the manufacture method of a semiconductor device of having the process which arranges the unit block which has two or more semiconductor devices in the predetermined position of a substrate.

[Claim 23] The manufacture method of the semiconductor device which arranges two or

more terminals for [each] semiconductor devices so that the flat-surface configuration of a unit block may be made into a rectangle and it may become an axial symmetry to both a center line parallel to the long side of this rectangle, and a center line parallel to a shorter side in the manufacture method of a semiconductor device of having the process which arranges the unit block which has two or more semiconductor devices in the predetermined position of a substrate.

[Claim 24] The manufacture method of the semiconductor device arranged so that two or more terminals for every object for semiconductor devices may be arranged and the terminal position on each diagonal line may become the same with the same terminal along with each diagonal line of this polygon by making the flat-surface configuration of a unit block into a polygon in the manufacture method of a semiconductor device of having the process which arranges the unit block which has two or more semiconductor devices in the predetermined position of a substrate.

[Claim 25] The aforementioned polygon is the manufacture method of organic EL display object according to claim 22 or 24 which is a regular polygon.

[Claim 26] The manufacture method of the active matrix type organic EL display object characterized by for the luminous layer inserted into the electrode of two sheets for every pixel at least to be formed, and to create a semiconductor device on a substrate in the manufacturing process of the active matrix type organic EL display object which the aforementioned luminous layer drives by the semiconductor device, to separate the aforementioned semiconductor device from on the aforementioned substrate, to divide for every unit block, and to arrange the aforementioned unit block of the aforementioned semiconductor device on other substrates.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the manufacture method of organic EL (electroluminescence) display object, and the configuration method of a semiconductor device.

[0002]

[Description of the Prior Art] Since low-power[thin-shape-izing, lightweight-izing, and]-izing is possible, organic EL display object which an organic EL element is made to correspond to a pixel, and is equipped with it is expected as what will be replaced with a liquid crystal display object in the future, while excelling in the display

performance, since it is luminescence by that it is spontaneous light by high brightness, that a direct-current low-battery drive is possible, that responsibility is high-speed, and the solid-state organic film.

[0003] Since especially the active matrix type organic EL display object whose drive method is an active matrix method is equipped with a transistor and capacity for every pixel, highly-minute-izing by high brightness is possible for it, and it can respond to the formation of many gradation, or enlargement of a display object. An example of the active matrix type organic EL display object proposed until now is shown in drawing 19. This drawing shows the element for a drive of one pixel and this pixel arranged at the circumference etc. With this active matrix type organic EL display object, it has a switching transistor 34, the driving transistor 37, and capacity 36 every pixel 35 which consists of an organic EL element. These elements are connected to the drive circuit by the signal line 31, the power supply line 32, the scanning line 33, and the capacity line 38. In addition, a sign 19 is an electrode for pixel 35. Reduction of property degradation by the purpose using two or more transistors impressing the improvement of the OFF state current and the high voltage to a transistor etc. is for improving reliability.

[0004] A pixel is chosen by the switching transistor 34 and light is made to emit with this active matrix type organic EL display object by the brightness which had the organic EL element which is a pixel 35 set up by the driving transistor 37. As these transistors, it is transparent, and in order to form organic EL display object on the substrate of a large area, using the TFT which makes a barrier layer the low-temperature polycrystal silicon film which can be formed in a glass substrate is proposed.

[0005] and a Conductance Control method (T.Shimoda, M.Kimura, et al., Proc.Asia Display 98, and 217 --) M.Kimura, et al., IEEE Trans.Elec.Dev., 46, and 2282 (1999), With M.Kimura, et al., Proc.IDW 99, and organic EL display object of 171, it carries out by changing the electrical conductivity of the polycrystal silicon layer which controls the luminescence intensity of an organic EL element for TFT.

[0006] With organic EL display object of this method, since dispersion is in the property of TFT, dispersion arises on the current supplied to an organic EL element, and there is a possibility that the homogeneity of luminescence brightness may become bad. In order to change the current value of TFT, for example, for a large area display object to realize the intensity level of 256 gradation, it is necessary to control the current value of an organic EL element by less than 0.5% of accuracy with switching elements, such as TFT. However, it is difficult to control the intensity level of 256 gradation by the transistor which makes a barrier layer the present low-temperature polycrystal silicon thin film

enough, since dispersion in the current value at the time of middle voltage impression is large.

[0007] On the other hand, usually, although there is little dispersion in a property, since the transistor which makes a single crystal semiconductor a barrier layer is produced in an elevated-temperature process 600 degrees C or more, it is difficult the transistor to form on a glass substrate usable as a transparent substrate of a large area now etc. Moreover, the single crystal semiconductor substrate with an opaque single-crystal-silicon substrate etc. cannot be used as a substrate of organic EL display object with which transparency is demanded.

[0008] Moreover, since the light from the organic EL element which is the pixel section 35 is intercepted by the wiring 31-33 of four, 38 or 2 transistors 34 and 37, and capacity 36 with the active matrix type organic EL display object of the structure of drawing 19, a numerical aperture is as small as about 10%. Therefore, in order to improve the numerical aperture of an active matrix type organic EL display object, it is necessary to lessen TFT or the field of wiring.

[0009] Furthermore, about large-area-izing of a display object, an about [1mx1m] size is an upper limit in the present amorphous silicon transistor loading active matrix type liquid crystal display. Although the TFT which makes a low-temperature polycrystal silicon film a barrier layer is used with the active matrix type organic EL display object, since the size of manufacturing installations, such as vacuum devices, is limited, it is thought by the conventional manufacturing technology that an about [1mx1m] size is a limitation like a liquid crystal display.

[0010] In organic EL display object equipped with the TFT which makes a polycrystal silicon thin film a barrier layer on the other hand, TFT and an organic EL element are manufactured as follows. First, TFT is formed on a glass substrate 11 according to the process of drawing 20 (a) - (d).

[0011] As this TFT manufacturing process, it is SiH₄ on a glass substrate 11 first. The PECVD method and Si two H₆ which were used An amorphous silicon is formed by the used LPCVD method. Next, by the laser radiation method or solid phase grown method by the excimer laser etc., this amorphous silicon is made to recrystallize and it considers as the polycrystal silicon film 12. Drawing 20 (a) shows this state. Next, after carrying out patterning of this polycrystal silicon film 12, the gate insulator layer 13 is formed and the gate electrode 14 is further formed by membrane formation and patterning on it. Drawing 20 (b) shows this state.

[0012] Next, impurities, such as Lynn and boron, are driven into a self-adjustment target at the polycrystal silicon film 12 using the gate electrode 14. Thereby, the source

drain field 15 is formed in the both sides of the gate electrode 14, and CMOSFET is formed. Next, after forming an insulator layer 16 between the 1st layer and opening a contact hole in this insulator layer, the source drain electrode 17 is formed by membrane formation and patterning. Drawing 20 (c) shows this state. Next, after forming an insulator layer 18 between the 2nd layer and opening a contact hole in this insulator layer, the ITO electrode (electrode for pixels) 19 is formed by membrane formation and patterning. Drawing 20 (d) shows this state.

[0013] Next, as shown in drawing 21 (a), between the 2nd layer, the adhesion layer 21 is formed on an insulator layer 18, and opening is formed in the pixel field on the ITO electrode (electrode for pixels) 19. Next, the layer intermediate layer 22 is formed on this adhesion layer 21, and opening is formed on opening of the adhesion layer 21. Next, oxygen plasma and CF₄ By performing plasma treatment using plasma etc., wettability of the front face of opening on the ITO electrode (electrode for pixels) 19 is made good. Then, the hole-injection layer 23 and luminous layer 24 which constitute an organic EL element are formed in this opening. These layers are formed of vacuum processes, such as liquid phase processes, such as the spin coat method, the squeegee applying method, and the ink-jet method, or the sputtering method, and a vacuum deposition. It is indicated by JP,10-12377,A in forming and arranging organic EL material by the ink-jet method that patterning of the organic luminous layer equipped with red, blue, and the green luminescent color can be arbitrarily carried out for every pixel.

[0014] Next, as shown in drawing 21 (b), after forming the metal thin film which makes cathode 25 on a luminous layer 24, it closes by the encapsulant 26. The metal with which alkali metal or alkaline earth metal was added as a metal for cathode 25 in order to make a work function small is used. In addition, the adhesion layer 21 is formed for the purpose of improving the adhesion of a substrate and the layer intermediate layer 22, and obtaining an exact luminescence area. Moreover, one to form the layer intermediate layer 22 is reducing a parasitic capacitance by keeping away cathode 25 from the gate electrode 14 and the source drain electrode 17. In case another purpose which forms the layer intermediate layer 22 forms the hole-injection layer 23 and a luminous layer 24 in a liquid phase process, it is that control surface wettability and exact patterning is made.

[0015] Thus, in the manufacture method of the conventional organic EL display device, the thin film formation to the whole substrate surface for a display and removing the thin film formation material of a garbage by patterning are repeated for transistor formation. Since especially the thin film formation material of an organic EL-element portion and a wiring portion is removed greatly, it has the room of an improvement at

the point of effective use of resources.

[0016]

[Problem(s) to be Solved by the Invention] this invention is made paying attention to the trouble of the conventional technology [like] mentioned above, and the 1st technical problem of this invention is acquiring organic EL display object with which the transistor with little dispersion in a property (transistor which makes a single crystal semiconductor a barrier layer) was formed on the transparent substrate of a large area

[0017] The 2nd technical problem of this invention is improving the numerical aperture of an active matrix type organic EL display object. The 3rd technical problem of this invention is lessening the amount of removal of the thin film formation material in the manufacturing process of organic EL display object. The 4th purpose of this invention is enabling it to acquire easily organic big EL display object beyond 1mx1m.

[0018]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, this invention offers the manufacture method of organic EL display object characterized by having the process which arranges the unit block which has the aforementioned semiconductor device in the predetermined position of the substrate for a display in the manufacture method of organic EL display object equipped with the organic EL element and the semiconductor device which drives this organic EL element on the substrate for a display. This unit block forms for example, two or more aforementioned semiconductor devices in parallel at a single crystal semiconductor substrate or other substrates, and is formed by dividing this substrate. Or you may purchase and use a commercial unit block.

[0019] By this method, the semiconductor device which drives an organic EL element is not directly formed on the substrate for a display, but the unit block which has this semiconductor device is arranged in the predetermined position of the substrate for a display. Therefore, the transistor (transistor with little dispersion in a property) which makes a single crystal semiconductor a barrier layer can be arranged on a heat-resistant low glass substrate etc. by using the unit block with which the semiconductor device is formed in the single crystal semiconductor substrate. Thereby, organic EL display object with which the transistor with little dispersion in a property was formed on the transparent substrate of a large area is acquired.

[0020] Moreover, according to this method, the throughput after forming a display object is improved by inspecting the prepared unit block and arranging only an excellent article on the substrate for a display except for a defective. Thereby, reliable organic EL display object can be acquired efficiently. Moreover, the transistor which makes a single

crystal semiconductor a barrier layer can make the size of an element small compared with the transistor which makes a barrier layer a low-temperature polycrystal silicon thin film. Thereby, occupancy area of a semiconductor device can be made small and the numerical aperture of an active matrix type organic EL display object can be improved. Moreover, in the manufacturing process of a unit block, since it is not necessary to use the substrate of a large area, the equipment used at a thin film formation process, an etching process, etc. can be miniaturized.

[0021] Moreover, since the semiconductor device is formed in the unit block, in order not to form a semiconductor device on the substrate for a display, the thin film removed like the conventional method if formed in futility, such as an organic EL-element portion, for semiconductor device formation is not formed from the start. Therefore, as compared with the conventional method, the amount of removal of the thin film formation material in the manufacturing process of organic EL display object decreases.

[0022] Thus, since a manufacturing installation can be miniaturized and the material in a manufacturing process can be saved, the manufacturing cost of organic EL display object can be reduced. By this invention, the following three methods are mentioned as a method of arranging a unit block in the predetermined position of the substrate for a display. Moreover, you may use together these two or more methods. By the 1st method, a unit block is arranged in the predetermined position of the substrate for a display by establishing the crevice of the configuration doubled with the configuration of a unit block in the predetermined position of the substrate for a display, and inserting a unit block in this crevice in a liquid.

[0023] By the 2nd method, a unit block is arranged in the predetermined position of the substrate for a display by establishing the hole penetrated in the thickness direction in the predetermined position of the substrate for a display, making the pressure by the side of one field of the substrate for a display higher than the pressure by the side of the field of another side, or letting a fluid pass in the aforementioned hole, and leading a unit block to the aforementioned hole site of one field of the substrate for a display. By the 3rd method, a unit block is led to the predetermined position of the substrate for a display by the Coulomb attraction, and it arranges. Under the present circumstances, a Coulomb attraction is generated between the predetermined position of the substrate for a display, and a unit block by electrifying mutually the predetermined position of the substrate for a display, and a unit block in the charge of an opposite sign, or electrifying one of the predetermined position of the substrate for a display, and the unit blocks.

[0024] It is desirable to make the material of an organic EL element correspond to the pixel position on the substrate for a display, and to arrange it by the ink-jet method by

the method of this invention. Moreover, it is desirable to form the wiring formed on the substrate for a display by the ink-jet method. It can perform easily arranging liquefied material in a predetermined position also to a 1mx1m display object by extending the motion space of the head section of an ink jet as the ink-jet method is realized in the printing field. On the other hand, the display body size which can be manufactured is restricted by the size of equipments, such as vacuum devices required for a manufacturing process, by the way membrane formation and patterning by etching etc. perform formation of an organic EL element, and formation of wiring.

[0025] The method of this invention is suitably applied, when a drive method is an active matrix method (i.e., when it is an active matrix type organic EL display object). In the case of an active matrix type organic EL display object, each organic EL element which makes a pixel is connected by wiring of the scanning line, a signal line, a power supply line, etc. In this case, when it has arranged on the substrate for a display for the unit block, after forming beforehand the terminal for connection of the scanning line, a signal line and a power supply line, and the wiring within the unit block of these wiring on the substrate for a display, and forming beforehand the terminal for connection with the wiring on the substrate for a display in the position in contact with these terminals, it is desirable to arrange a unit block in the predetermined position of the substrate for a display. Thereby, the wiring process after arranging a unit block on the substrate for a display can be skipped.

[0026] As for a unit block, it is desirable to have two or more semiconductor devices for driving two or more adjoining organic EL elements. Since the unit block count arranged on one organic EL display object can be lessened by this, cost decreases. Moreover, since the arrangement part of a unit block decreases, the arrangement mistake of a unit block and the wiring mistake at the time of connecting the terminal by the side of a unit block and the terminal by the side of the substrate for a display with wiring can be lessened.

[0027] Moreover, a wiring mistake can be reduced by making into an axial symmetry or a point symmetry physical relationship of two or more terminals of the unit block which has two or more semiconductor devices. The following methods are mentioned as a configuration method of this terminal.

**** Arrange two or more terminals for [each] organic EL elements so that it may become the symmetry of revolution which made the flat-surface configuration of a unit block the polygon, and made the center of this polygon the center of rotation. ** Arrange two or more terminals for [each] organic EL elements so that it may become the symmetry of revolution which made the flat-surface configuration of a unit block the regular polygon, and made the center of this regular polygon the center of rotation.**

[0028] When the number of the sides of a regular polygon is set to n for angle of rotation which does not change terminal arrangement by the method of **** even if it rotates, it considers as the value $(360 \text{ degrees}/(n))$ which broke 360 degrees by n . That is, when the flat-surface configuration of a unit block is a square, it rotates 90 degrees at a time for example, it rotates 72 degrees at a time in the case of a regular pentagon and it rotates 60 degrees at a time in the case of a right hexagon, a terminal is arranged in the same position.

[0029] ** Make the flat-surface configuration of a unit block into a rectangle, and arrange two or more terminals for [each] organic EL elements so that it may become an axial symmetry to both a center line parallel to the long side of this rectangle, and a center line parallel to a shorter side. ** Make the flat-surface configuration of a unit block into a rectangle, and when rotating it 180 degrees, having used the center of this rectangle as the center of rotation, arrange two or more terminals for [each] organic EL elements so that a terminal may be arranged in the same position.

[0030] ** By making the flat-surface configuration of a unit block into a polygon, arrange so that two or more terminals for every object for organic EL elements may be arranged and the terminal position on each diagonal line may become the same with the same terminal along with each diagonal line of this polygon. ** By making the flat-surface configuration of a unit block into a regular polygon, arrange so that two or more terminals for every object for organic EL elements may be arranged and the terminal position on each diagonal line may become the same with the same terminal along with each diagonal line of this regular polygon.

[0031] ** And though the side of the regular polygon which makes a unit block is aligned with which the side of the regular polygon which makes a crevice in case a unit block is inserted in the crevice which was made to correspond to the flat-surface configuration of a unit block, and was formed in the substrate side according to the method of **, it becomes the same terminal arrangement on a substrate. That is, it is not necessary to decide beforehand the side of the regular polygon made to correspond in a unit block and a crevice, and if a unit block gets into a crevice, terminal arrangement will surely be correct.

[0032] ** And though the rectangular long side and rectangular shorter side which make a unit block are doubled with which long side and shorter side of the rectangle which makes a crevice in case a unit block is inserted in the crevice which was made to correspond to the flat-surface configuration of a unit block, and was formed in the substrate side according to the method of **, it becomes the same terminal arrangement on a substrate. That is, it is not necessary to decide beforehand the side to which it is

made to correspond in a unit block and a crevice, and if a unit block gets into a crevice, terminal arrangement will surely be correct.

[0033] Drawing 22 (a) - (d) shows the example of the terminal arrangement by the method of ** - **. Drawing 22 (e) and (f) show the example of the terminal arrangement by the method of ** or **. In drawing 22 (e) and (f), an alternate long and short dash line L1 shows a center line with an alternate long and short dash line L2 parallel to a rectangular shorter side for a center line parallel to a rectangular long side. Drawing 22 (a) is also the example of the terminal arrangement by the method of ** or **. In addition, in drawing 22, a sign 39 is a unit block and Sign T is a terminal.

[0034] While arranging them two or more sets on the substrate for a display as a configuration method of a unit block, using three adjoining organic EL elements, red luminescence, blue luminescence, and green luminescence, as a lot, the method of arranging the unit block which has a semiconductor device for driving three organic EL elements in the position which takes the lead in three organic EL elements for each class is mentioned. While arranging them two or more sets on the substrate for a display as a configuration method of a unit block, using every six organic two-piece each adjoining EL elements of red luminescence, blue luminescence, and green luminescence as a lot, the method of arranging the unit block which has a semiconductor device for driving six organic EL elements in the position between six organic EL elements for each class is mentioned.

[0035] According to several n of the organic EL element (pixel) which the semiconductor device of a unit block drives, the unit block count arranged on one organic EL display object can be reduced to $1/n$. Moreover, the reduction effect of the above-mentioned cost, the reduction effect of an arrangement mistake of a unit block, and the reduction effect of a wiring mistake become large, so that several of these n is large. this invention establishes the hole penetrated in the thickness direction in the predetermined position of a substrate in the configuration method of the semiconductor device which arranges the unit block which has a semiconductor device in the predetermined position of a substrate again, makes the pressure by the side of one field of this substrate higher than the pressure by the side of the field of another side, or lets a fluid pass in the aforementioned hole, and the configuration method of the semiconductor device characterized by to lead a unit block to the aforementioned hole site of one field of this substrate offers.

[0036] this invention offers the configuration method of the semiconductor device characterized by leading a unit block to the predetermined position of a substrate by the Coulomb attraction in the configuration method of the semiconductor device which

arranges the unit block which has a semiconductor device in the predetermined position of a substrate again. Under the present circumstances, a Coulomb attraction is generated between the predetermined position of a substrate, and a unit block by electrifying the predetermined position of a substrate, and a unit block in the charge of an opposite sign mutually, or electrifying one of the predetermined position of a substrate, and the unit blocks.

[0037] The manufacture method of the semiconductor device characterized by this invention forming the wiring formed on a substrate by the ink-jet method in the manufacture method of a semiconductor device of having the process which arranges the unit block which has a semiconductor device in the predetermined position of a substrate again is offered. In the manufacture method of a semiconductor device of having the process to which this invention arranges the unit block which has a semiconductor device in the predetermined position of a substrate again on a substrate The terminal for connection of wiring and the wiring within the unit block of this wiring is formed beforehand. for a unit block When it has arranged on a substrate, after forming beforehand the terminal for connection with the wiring on a substrate in the position in contact with the terminal on a substrate, the manufacture method of the semiconductor device characterized by arranging a unit block in the predetermined position of a substrate is offered.

[0038] In the manufacture method of a semiconductor device of having the process which arranges the unit block which has two or more semiconductor devices in the predetermined position of a substrate again, this invention offers the manufacture method of the semiconductor device which arranges two or more terminals for [each] semiconductor devices so that it may become the symmetry of revolution which made the flat-surface configuration of a unit block the polygon, and made the center of this polygon the center of rotation. As for the aforementioned polygon, by this method, it is desirable that it is a regular polygon.

[0039] In the manufacture method of a semiconductor device of having the process which arranges the unit block which has two or more semiconductor devices in the predetermined position of a substrate again, this invention makes the flat-surface configuration of a unit block a rectangle, and it offers the manufacture method of the semiconductor device which arranges two or more terminals for [each] semiconductor devices so that it may become an axial symmetry to both a center line parallel to the long side of this rectangle, and a center line parallel to a shorter side.

[0040] this invention offers the manufacture method of the semiconductor device arranged so that two or more terminals for every object for semiconductor devices may

be arranged and the terminal position on each diagonal line may become the same with the same terminal along with each diagonal line of this polygon by making the flat-surface configuration of a unit block into a polygon in the manufacture method of a semiconductor device of having the process which arranges the unit block which has two or more semiconductor devices in the predetermined position of a substrate again. As for the aforementioned polygon, by this method, it is desirable that it is a regular polygon.

[0041] As a "semiconductor device" in the manufacture method of these semiconductor devices, a memory cell and a liquid crystal display object are mentioned, for example. Moreover, above-mentioned terminal configuration method ** explained as the manufacture method of organic EL display object - ** are applicable also as a terminal configuration method of the semiconductor device in the manufacture method of this semiconductor device. In the manufacturing process of the active matrix type organic EL display object on which the luminous layer inserted into the electrode of two sheets for every pixel at least is formed in again, and the aforementioned luminous layer drives this invention by the semiconductor device A semiconductor device is created on a substrate, and the aforementioned semiconductor device is separated from on the aforementioned substrate, it divides for every unit block, and the manufacture method of the active matrix type organic EL display object characterized by arranging the aforementioned unit block of the aforementioned semiconductor device on other substrates is offered.

[0042]

[Embodiments of the Invention] Hereafter, the operation gestalt of this invention is explained. The manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention is explained using drawing 1 - drawing 6 . Drawing 1 is the plan which was produced by the method of this operation gestalt and in which showing some active matrix type organic EL display objects. Drawing 2 is the A-A line cross section of drawing 1 , and drawing 3 is the B-B line cross section of drawing 1 . Drawing 4 is drawing explaining the production method of a unit block. Drawing 5 is drawing explaining the configuration method of a unit block. Drawing 6 is the C-C line cross section of drawing 1 .

[0043] With this display object, the pixel 35 and the electrode 19 for pixels which become each pixel position from an organic EL element have been arranged, and it has a switching transistor 34, the driving transistor 37, and capacity 36 as a semiconductor device for a drive every pixel 35. Moreover, these elements are connected with the drive circuit arranged at the periphery of a display object by the signal line 31, the power

supply line 32, the scanning line 33, and the capacity line 38.

[0044] This display object is manufactured by the predetermined position of a glass substrate (substrate for a display) 52 through the process which arranges the unit block 39, as shown below. Moreover, this display object has one unit block 39 every pixel 35. As shown in drawing 2 and 3, a switching transistor 34, the driving transistor 37, and capacity 36 are formed in this unit block 39 as a semiconductor device. Both the transistors 34 and 37 are MOSFETs which have the gate electrode 1, the gate oxide film 2, and the source drain field 3. The source drain field 3 consists of an impurity diffusion layer of single-crystal-silicon substrate 41a. Capacity 36 consists of a conductive layer 4 which consists of an impurity diffusion layer of single-crystal-silicon substrate 41a, an insulating layer 5 formed on the conductive layer 4, and an electrode 6 formed on the insulating layer 5.

[0045] Moreover, the wiring 58 which connects both the transistors 34 and 37 is also formed in this unit block 39. Furthermore, terminal 39C for connection with the scanning line 33, terminal 39D for connection with a signal line 31, terminal 39A for connection with the power supply line 32, and terminal 39B for connection with the capacity line 38 are formed in this unit block 39. A sign 57 is an insulator layer.

[0046] First, as shown in drawing 4, much fine structures of this unit block 39 are formed on a silicon wafer (single crystal semiconductor substrate) 41 at parallel. Next, much unit blocks 39 are acquired by dividing this silicon wafer 41 by the parting line 51. Next, the unit block 39 of obtained a large number is inspected, and a defective is removed. On the other hand, as shown in drawing 5, according to processes, such as etching, it becomes depressed in the position which arranges the unit block 39 (crevice), and 54 is prepared in the glass substrate (substrate for a display) 52. Along with the cleavage plane of a silicon single crystal, as for the unit block 39 acquired by the above-mentioned method, an end face is cut aslant. Therefore, the internal surface of the hollow 54 of a glass substrate 52 is made into the configuration doubled with the slant face of this unit block 39. Moreover, the unit block 39 becomes depressed and becomes easy to fit by making it the configuration which performs cutting of the unit block 39 so that a wafer upper surface (semiconductor device forming face) side may become larger than an opposite side side, doubles the configuration of a hollow 54 with this, and spreads in an upper surface side into 54.

[0047] By putting in this glass substrate 52 and the unit block 39 into a liquid 53, and making the unit block 39 flow along the front face (field in which the hollow 54 is formed) of a glass substrate 52, the unit block 39 becomes depressed and it fits into 54. Thereby, the unit block 39 is arranged in the predetermined position of a glass substrate

52. Next, a signal line 31, the power supply line 32, the scanning line 33, and the capacity line 38 are formed by performing formation and patterning of an electric conduction film to the whole front face of the glass substrate 52 including this unit block 39. Next, the ITO electrode (electrode for pixels) 19 is formed.

[0048] In addition, functional devices, such as a circumference drive circuit of display objects, such as a shift register and a driver, and memory, an arithmetic logic unit, etc. may be formed in the unit block 39. next, this wiring 31 as shown in drawing 6 , after forming an insulator layer 20 in the whole upper surface of the glass substrate 52 in the state where 33, 38, and the electrode 19 for pixels were formed, patterning is performed and hole 20a of a pixel field is prepared on the electrode 19 for pixels The hole-injection layer 23 and a luminous layer 24 are formed in this hole 20a. This hole-injection layer 23 and luminous layer 24 constitute a pixel (organic EL element) 35.

[0049] The hole-injection layer 23 is formed by heating this and considering as a polyphenyl vinylene, after applying the polytetrahydro thiophenyl phenylene which is the precursor of for example, a polyphenyl vinylene. As a material of a luminous layer 24, the poly alkyl phenylene is mentioned as a polyphenylene vinylene and a green luminescent material as a cyano polyphenylene vinylene and a blue luminescent material as a red luminescent material.

[0050] Next, after forming the cathode 25 which consists of aluminum containing Li by performing membrane formation and patterning on a luminous layer 24, the whole upper surface of a glass substrate 52 is closed by the encapsulant. In addition, cathode 25 is omitted in drawing 1 . Thus, since the variation in a property is equipped with the transistor which makes few single crystal silicon a barrier layer, as compared with the conventional display object equipped with the transistor which makes a barrier layer a low-temperature polycrystal silicon thin film, dispersion in the current value at the time of middle voltage impression becomes small, and the acquired active matrix type organic EL display object becomes possible [fully controlling the intensity level of 256 gradation].

[0051] Moreover, as compared with the conventional display object equipped with the transistor to which this active matrix type organic EL display object makes a barrier layer a low-temperature polycrystal silicon thin film, since the occupancy area of a semiconductor device is small, numerical aperture becomes large. Moreover, the thin film removed if the method of this operation gestalt was formed in futility, such as an organic EL-element portion, by the conventional method for semiconductor device formation is not formed from the start. Therefore, as compared with the conventional method, the amount of removal of the thin film formation material in the

manufacturing process of organic EL display object decreases.

[0052] In addition, although the hole-injection layer 23 and a luminous layer 24 may be formed by which method of vacuum processes, such as liquid phase processes, such as the spin coat method, the squeegee applying method, and the ink-jet method, or the sputtering method, and a vacuum deposition, forming by the ink-jet method is desirable. As shown in drawing 7, ink 62 is filled up with the ink-jet method into the ink restoration field 64 by making ink 62 breathe out from the head section 61 towards the ink restoration field 64, moving the head section 61 of ink-jet equipment, after dividing the ink restoration field 64 with a frame 63.

[0053] In case the ink restoration field 64 is filled up with hydrophilic ink (material of a luminous layer 24 etc.), even if it does not make so high alignment precision over the ink restoration field 64 of the head section 61 by making the upper part of a frame 63 into water repellence, ink 62 can be made easy to be filled up in the ink restoration field 64. A polyimide is used as a material of a frame 63. The front face of a frame 63 can be made into water repellence by performing plasma treatment by oxygen or fluorocarbon gas to the frame 63 which consists of this polyimide.

[0054] Moreover, it is also possible to form wiring of a signal line 31, the power supply line 32, and scanning-line 33 grade by the ink-jet method. In this case, it is a liquefied object containing a conductive material as ink 62, and the material which may serve as a solid-state in the ink restoration field 64 by evaporation, heat hardening, etc. of a solvent is used. As such a conductive material, a precursor [of an organometallic compound, a metal complex a conductive organic macromolecule, and a conductive organic macromolecule], liquefied metal, and metal particle etc. is mentioned.

[0055] Thus, the big active matrix type organic EL display object beyond 1mx1m can be easily acquired now by forming wiring of the hole-injection layer 23 and luminous layer 24 which make an organic EL element, a signal line 31 and the power supply line 32, and scanning-line 33 grade by the ink-jet method. Moreover, according to the method explained below, the wiring process after arranging the unit block 39 on the substrate 52 for a display can be skipped.

[0056] By this method, as shown in drawing 8, the terminals 33a, 31a, 32a, and 38a for connection between the scanning line 33, a signal line 31, the power supply line 32 and the capacity line 38, and the wiring within the unit block 39 of these wiring are beforehand formed on the substrate 52 for a display. The terminals 39A-39D for connection with each wiring on the substrate 52 for a display are beforehand formed in each position which contacts these terminals 33a, 31a, 32a, and 38a when it has arranged on the substrate 52 for a display in the unit block 39. In addition, sign 19A is a

terminal for electrode 19 for pixels.

[0057] Thereby, if the unit block 39 is arranged in the predetermined position of the substrate 52 for a display using these unit blocks 39 and the substrate 52 for a display, it will contact with the terminals to which the terminals 33a, 31a, 32a, and 38a of the substrate 52 for a display and the terminals 39A-39D of the unit block 39 correspond, respectively. Thereby, connection between the semiconductor device of the unit block 39 and wiring of the substrate 52 for a display is completed only by arranging the unit block 39 in the predetermined position of the substrate 52 for a display.

[0058] Using drawing 9 - drawing 12 , it is the method of arranging a unit block in the predetermined position of the substrate for a display, and an operation form different from the method of drawing 5 is explained. By the method shown in drawing 9 , the hollow 54 of the configuration doubled with the configuration of the unit block 39 is established in the position which arranges the unit block 39 like the method of drawing 5 at the substrate 52 for a display. In addition, the hole 55 which penetrates the substrate 51 for a display in the thickness direction is established in the core of this hollow 54.

[0059] By raising the substrate 52 for a display to the unit block 39 side, the unit block 39 becomes depressed and it fits into 54 at the same time it puts in this substrate 52 for a display, and the unit block 39 into a liquid or the atmosphere of a predetermined gas and drops the unit block 39 to the front-face (field in which hollow 54 is formed) side of the substrate 52 for a display. Thereby, the unit block 39 is arranged in the predetermined position of a glass substrate 52.

[0060] By the method shown in drawing 10 , the hollow 54 of the configuration doubled with the configuration of the unit block 39 is established in the position which arranges the unit block 39 like the method of drawing 5 at the substrate 52 for a display. In addition, the hole 55 which penetrates the substrate 51 for a display in the thickness direction is established in the core of this hollow 54. When this substrate 52 for a display and the unit block 39 are put in into a liquid or the atmosphere of a predetermined gas and the field in which the hollow 54 is formed attracts a liquid or a gas with a vacuum pump from an opposite side using a hole 55, the pressure by the side of the field in which the hollow 54 is formed is made higher than the pressure by the side of an opposite side. Thereby, each unit block 39 is led to the position of a hole 55, and is arranged in the predetermined position of a glass substrate 52.

[0061] Moreover, since a hole 55 exists in each position where the unit block 39 of the substrate 52 for a display is arranged, the display object formed by the method of drawing 9 and the method of drawing 10 can make the wiring from the semiconductor

device of the unit block 39 go to a rear face from this hole 55. Since area of the wiring which exists in the front-face (pixel forming face) side of organic EL display object can be made small by this, the amount of luminescence interception by wiring of an organic EL element can be reduced. Moreover, luminescence area of an organic EL element can also be enlarged.

[0062] By the method shown in drawing 11 , an electrode 59 is formed in each position which arranges the unit block 39 of the substrate 52 for a display, and the just electrified unit block 39 is arranged above this substrate 52 for a display. By electrifying each electrode 59 of the substrate 52 for a display in negative, the unit block 39 is led to the position of each electrode 59 by the Coulomb attraction. Thereby, each unit block 39 is arranged in the predetermined position of a glass substrate 52.

[0063] Electrification of the unit block 39 is performed using the static electricity generator (equipment which generates static electricity by grinding the metal section against a belt etc.) etc. Usually, since the thickness of the unit block 39 is several micrometers - hundreds of micrometers, it is movable with an electrostatic force. The atmosphere which performs this arrangement may be a vacuum and may be among an insulating liquid or a gas. In this method, if the Coulomb attraction between the unit block 39 and each electrode 59 is not larger than the gravity to which free fall of the unit block 39 is carried out, since the unit block 39 is not led to each electrode 59, it needs to set up the specific gravity of atmosphere more greatly than a predetermined value.

[0064] By the method shown in drawing 12 , using the principle of a LASER beam printer, the unit block 39 is led to each position of the substrate 52 for a display by the Coulomb attraction, and it arranges. That is, a predetermined interval is opened and opposite arrangement of the roller R1 for unit block 39 and the roller R2 for substrate 52 for a display is carried out. The electrode is formed in each position made equivalent to each position which arranges the unit block 39 of the substrate 52 for a display on the roller R2 for substrate 52 for a display.

[0065] A roller R1 is just electrified, and the unit block 39 is moved along with this roller R1. Each electrode prepared in the roller R2 is electrified in negative, and the substrate 52 for a display is moved along with this roller R2. This flies and moves to each electrode position where the just charged unit block 39 was charged in negative [of the substrate 52 for a display] in the position which both the rollers R1 and R2 are approaching most.

[0066] As a method of arranging a unit block in the predetermined position of the substrate for a display The method which becomes depressed by the method of drawing 10 and does not form 54 besides these methods, The method which combined the

method of the method which combined the method of the method of drawing 9 , drawing 11 , or drawing 12 , the method of drawing 5 , drawing 11 , or drawing 12 , The method which combined the method of the method which combined the method of the method of drawing 10 , drawing 11 , or drawing 12 , the method which becomes depressed by the method of drawing 10 and does not form 54, drawing 11 , or drawing 12 is mentioned.

[0067] With organic EL display object of drawing 1 , although one unit block 39 is established every pixel 35, as shown in drawing 13 and drawing 14 , you may establish one unit block 39 two or more pixels 35 of every. With organic EL display object of drawing 13 , one unit block 39 is arranged at the center of four electrodes 19 for pixels. With organic EL display object of drawing 14 , one unit block 39 is arranged at the center of three electrodes 19 for pixels.

[0068] With organic EL display object of drawing 13 , the flat-surface configuration of the unit block 39 is made into a square, and two or more terminals 72a-72e for every four objects for organic EL elements are arranged along with the four diagonal lines of this square. Terminal 72a is a terminal for signal-line 31, terminal 72b is a terminal for scanning-line 33, terminal 72c is a terminal for capacity line 38, 72d of terminals is a terminal for power supply line 32, and terminal 72e is a terminal for electrode 19 for pixels. Moreover, each terminals 72a-72e on each diagonal line are arranged with the same terminal in the position where the distance from the intersection of the diagonal line is the same (every terminal 72a - 72e).

[0069] therefore -- for example, after 90 degrees has rotated at a time by making the center (intersection of the diagonal line) of the unit block 39 into the center of rotation, respectively, even if four unit blocks 39 arranged at four places of the substrate 52 for a display are arranged, arrangement of each terminals 72a-72e on the substrate 52 for a display becomes the same Therefore, a wiring mistake can be reduced in case wiring of a signal line 31, the power supply line 32, the scanning line 33, and capacity line 38 grade is formed.

[0070] In the case of a color display object, as shown in drawing 15 , on the substrate for a display, the pixel 81 which consists of an organic EL element of red luminescence, the pixel 82 which consists of an organic EL element of green luminescence, and the pixel 83 which consists of an organic EL element of blue luminescence are made to adjoin, it considers as a lot, and a large number carry out group arrangement. Moreover, the unit block 39 for organic EL elements which makes three pixels 81-83 is arranged for each class in the position which takes the lead in pixels 81-83. Pixels 81-83, then drawing 14 are equivalent to drawing showing the unit block the pixel of the lot of the display object of drawing 15 , and for these pixels in three pixels 35 of drawing 14 .

[0071] Moreover, as shown in drawing 16 , every two pieces [six] each may be made into a lot for three kinds of pixels 81-83, and the unit block 39 for organic EL elements which makes six pixels 81-83 may be arranged in the position which takes the lead in six pixels 81-83 for each class. Thus, by forming the semiconductor device for two or more organic EL elements (pixel), as compared with the case where one unit block is formed for every pixel, the cost concerning production of organic EL display object can be reduced to one unit block, the arrangement mistake of a unit block can be reduced to it, and a wiring mistake can be reduced to it.

[0072] In addition, with the above operation form, although the active matrix type organic EL display object is explained, the method of this invention which arranges the unit block with which the semiconductor device is formed to the substrate for a display is applied also to organic EL display objects other than an active matrix type. Moreover, it is applicable also to a memory cell as shown in drawing 17 , and a liquid crystal display object as shown in drawing 18 also except organic EL display object.

[0073] As shown in drawing 17 , in a memory cell, a memory cell M is producible by arranging the unit block 39 with which a transistor 91 and capacity 36 were formed at the predetermined substrate 50 instead of the substrate 52 for a display by the method which combined suitably the method of above-mentioned drawing 5 and either of drawing 9 -12, or these. Moreover, if the same method as drawing 8 is adopted, the wiring process after arranging the unit block 39 on a substrate 50 can be skipped.

[0074] In this case, the terminals 38a, 92a, and 93a for connection between the capacity line 38, a word line 92, a bit line 93, and the wiring within the unit block 39 of these wiring are beforehand formed on the substrate 50. The terminals 94A-94C for connection with each wiring on the substrate 52 for a display are beforehand formed in each position which contacts these terminals 38a, 92a, and 93a when it has arranged on the substrate 52 for a display in the unit block 39.

[0075] As shown in drawing 18 , with a liquid crystal display object, the liquid crystal display object L is producible by arranging the unit block 39 with which the terminal 96 a switching transistor 34, capacity 36, and for liquid crystal device connection was formed to the substrate 52 for a display by the method which combined suitably the method of above-mentioned drawing 5 and either of drawing 9 -12, or these. Moreover, if the same method as drawing 8 is adopted, the wiring process after arranging the unit block 39 on a substrate 50 can be skipped.

[0076] In this case, the terminals 33a, 31a, and 38a for connection between the scanning line 33, a signal line 31 and the capacity line 38, and the wiring within the unit block 39 of these wiring are beforehand formed on the substrate 52 for a display. The terminals

95A-95C for connection with each wiring on the substrate 52 for a display are beforehand formed in each position which contacts these terminals 33a, 31a, and 38a when it has arranged on the substrate 52 for a display in the unit block 39.

[0077]

[Effect of the Invention] As explained above, according to the manufacture method of organic EL display object of this invention, organic EL display object with which the transistor with little dispersion in a property (transistor which makes a single crystal semiconductor a barrier layer) was formed on the transparent substrate of a large area can be acquired. According to the manufacture method of organic EL display object of this invention, an active matrix type organic EL display object with a high numerical aperture can be acquired.

[0078] According to the manufacture method of organic EL display object of this invention, since the amount of removal of the thin film formation material in the manufacturing process of organic EL display object can be lessened, effective use of resources and reduction of a manufacturing cost can be aimed at. According to the manufacture method of organic EL display object of this invention, organic big EL display object beyond 1mx1m can be easily acquired now by adoption of the ink-jet method etc.

[0079] Moreover, according to the configuration method of the semiconductor device of this invention, arrangement of a unit block to a substrate can be performed more certainly than the method of arranging a unit block to the crevice of a substrate, and easily. Moreover, according to the manufacture method of the semiconductor device of this invention, the semiconductor device which has the process which arranges the unit block which has a semiconductor device in the predetermined position of a substrate can be obtained easily.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the plan which was produced by the manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention and in which showing some active matrix type organic EL display objects.

[Drawing 2] It is the A-A line cross section of drawing 1.

[Drawing 3] It is the B-B line cross section of drawing 1.

[Drawing 4] It is the manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention, and is drawing explaining the production method of

a unit block.

[Drawing 5] It is the manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention, and is drawing explaining the configuration method of a unit block.

[Drawing 6] It is the C-C line cross section of drawing 1.

[Drawing 7] It is drawing for explaining the ink-jet method.

[Drawing 8] It is the manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention, and is drawing explaining how to skip the wiring process after arranging a unit block on the substrate for a display.

[Drawing 9] It is the manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention, and is drawing explaining the configuration method of a unit block.

[Drawing 10] It is the manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention, and is drawing explaining the configuration method of a unit block.

[Drawing 11] It is the manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention, and is drawing explaining the configuration method of a unit block.

[Drawing 12] It is the manufacture method of organic EL display object equivalent to 1 operation gestalt of this invention, and is drawing explaining the configuration method of a unit block.

[Drawing 13] It is the plan showing some active matrix type organic EL display objects with which one unit block is arranged for every four pixels.

[Drawing 14] It is the plan showing some active matrix type organic EL display objects with which one unit block is arranged for every three pixels.

[Drawing 15] It is drawing showing an example [block / unit / the pixel in the case of a color display object, and] of arrangement.

[Drawing 16] It is drawing showing an example [block / unit / the pixel in the case of a color display object, and] of arrangement.

[Drawing 17] It is drawing showing the example at the time of applying the configuration method of the semiconductor device equivalent to 1 operation gestalt of this invention to a memory cell.

[Drawing 18] It is drawing showing the example at the time of applying the configuration method of the semiconductor device equivalent to 1 operation gestalt of this invention to a liquid crystal display object.

[Drawing 19] It is the part plan showing an example of the conventional active matrix

type organic EL display object.

[Drawing 20] In the manufacture method of the conventional active matrix type organic EL display object, it is drawing explaining the formation method of the TFT which makes a barrier layer a low-temperature polycrystal silicon thin film.

[Drawing 21] In the manufacture method of the conventional active matrix type organic EL display object, it is drawing explaining the formation method of an organic EL element.

[Drawing 22] It is drawing showing the example of the configuration method of the terminal to a unit block.

[Description of Notations]

- 1 Gate Electrode
- 2 Gate Oxide Film
- 3 Source Drain Field
- 4 Conductive Layer
- 5 Insulating Layer
- 6 Electrode
- 11 Glass Substrate
- 12 Polycrystal Silicon Film
- 13 Gate Insulator Layer
- 14 Gate Electrode
- 15 Source Drain Field
- 16 Insulator Layer between 1st Layer
- 17 Source Drain Electrode
- 18 Insulator Layer between 2nd Layer
- 19 ITO Electrode (Electrode for Pixels)
- 20 Insulator Layer
- 20a The hole of a pixel field
- 21 Adhesion Layer
- 22 Layer Intermediate Layer
- 23 Hole-Injection Layer
- 24 Luminous Layer
- 25 Cathode
- 26 Encapsulant
- 31 Signal Line
- 31a The terminal of a signal line
- 32 Power Supply Line

32a The terminal of a power supply line
33 Scanning Line
33a The terminal of the scanning line
34 Switching Transistor
35 Pixel Which Consists of an Organic EL Element
36 Capacity
37 Driving Transistor
38 Capacity Line
38a The terminal of a capacity line
39 Unit Block
39A The terminal for connection with a power supply line
39B The terminal for connection with a capacity line
39C The terminal for connection with the scanning line
39D The terminal for connection with a signal line
41 Silicon Wafer (Single Crystal Semiconductor Substrate)
41a Single-crystal-silicon substrate
50 Substrate
51 Line Which Divides Semiconductor Substrate
52 Glass Substrate (Substrate for Display)
53 Liquid
54 Hollow (Crevice)
57 Insulator Layer
58 Wiring Which Connects Both Transistors
59 Electrode
61 Head Section of Ink-Jet Equipment
62 Ink
63 Frame
64 Ink Restoration Field
72a The terminal for signal lines
72b The terminal for the scanning lines
72c The terminal for capacity lines
72d The terminal for power supply lines
72e The terminal for the electrodes for pixels
81 Pixel (Red)
82 Pixel (Green)
83 Pixel (Blue)

92 Word Line

92a The terminal of a word line

93 Bit Line

93a The terminal of a bit line

94A The terminal for connection with a capacity line

94B The terminal for connection with a word line

94C The terminal for connection with a bit line

95A The terminal for connection with a capacity line

95B The terminal for connection with the scanning line

95C The terminal for connection with a signal line

96 Terminal for Liquid Crystal Device Connection

R1 Roller

R2 Roller

T Terminal

【特許請求の範囲】

【請求項 1】 有機 E L 素子とこの有機 E L 素子を駆動する半導体素子とを表示用基板上に備えた有機 E L 表示体の製造方法において、

前記半導体素子を有する単位ブロックを、表示用基板の所定位置に配置する工程を有することを特徴とする有機 E L 表示体の製造方法。

【請求項 2】 単位ブロックは、前記半導体素子を複数個並列に単結晶半導体基板に形成し、この基板を分割することにより形成されたものである請求項 1 記載の有機 E L 表示体の製造方法。

【請求項 3】 表示用基板の所定位置に、単位ブロックの形状に合わせた形状の凹部を設け、液体中でこの凹部に単位ブロックを嵌め込むことにより、単位ブロックを表示用基板の所定位置に配置する請求項 1 または 2 記載の有機 E L 表示体の製造方法。

【請求項 4】 厚さ方向に貫通する穴を表示用基板の所定位置に設け、表示用基板の一方の面側の圧力を他方の面側の圧力より高くするか前記穴に流体を通して、表示用基板の一方の面の前記穴の位置に単位ブロックを導くことにより、単位ブロックを表示用基板の所定位置に配置する請求項 1 または 2 記載の有機 E L 表示体の製造方法。

【請求項 5】 前記穴を利用して配線を行う請求項 4 記載の有機 E L 表示体の製造方法。

【請求項 6】 クーロン引力により単位ブロックを表示用基板の所定位置に導いて配置する請求項 1 または 2 記載の有機 E L 表示体の製造方法。

【請求項 7】 有機 E L 素子の材料を、表示用基板上の画素位置に対応させてインクジェット法で配置することを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の有機 E L 表示体の製造方法。

【請求項 8】 表示用基板上に形成する配線をインクジェット法で形成することを特徴とする請求項 1 乃至 7 のいずれか 1 項に記載の有機 E L 表示体の製造方法。

【請求項 9】 駆動方式はアクティブマトリックス方式である請求項 1 乃至 8 のいずれか 1 項に記載の有機 E L 表示体の製造方法。

【請求項 10】 表示用基板上には、走査線、信号線、および電源線と、これらの配線の単位ブロック内の配線との接続用端子とを予め形成し、単位ブロックには、表示用基板上に配置したときにこれらの端子と接触する位置に、表示用基板上の配線との接続用端子を予め形成した後に、単位ブロックを表示用基板の所定位置に配置する請求項 9 記載の有機 E L 表示体の製造方法。

【請求項 11】 単位ブロックは、隣接する複数の有機 E L 素子を駆動するための複数の半導体素子を有する請求項 9 記載の有機 E L 表示体の製造方法。

【請求項 12】 単位ブロックの平面形状を多角形とし、この多角形の中心を回転中心とした回転対称となる

ように、各有機 E L 素子用の複数の端子を配置する請求項 11 記載の有機 E L 表示体の製造方法。

【請求項 13】 単位ブロックの平面形状を長方形とし、この長方形の長辺と平行な中心線および短辺と平行な中心線の両方に対して線対称となるように、各有機 E L 素子用の複数の端子を配置する請求項 11 記載の有機 E L 表示体の製造方法。

【請求項 14】 単位ブロックの平面形状を多角形として、この多角形の各対角線に沿って各有機 E L 素子用毎の複数の端子を配置し、且つ各対角線上での端子位置が同じ端子で同じとなるように配置する請求項 11 記載の有機 E L 表示体の製造方法。

【請求項 15】 前記多角形は正多角形である請求項 12 または 14 記載の有機 E L 表示体の製造方法。

【請求項 16】 表示用基板上に、赤色発光、青色発光、緑色発光の 3 個の隣接する有機 E L 素子を一組として、複数組配置するとともに、3 個の有機 E L 素子を駆動するための半導体素子を有する単位ブロックを、各組毎に、3 個の有機 E L 素子の中心となる位置に配置する請求項 11 記載の有機 E L 表示体の製造方法。

【請求項 17】 表示用基板上に、赤色発光、青色発光、緑色発光の各 2 個ずつ 6 個の隣接する有機 E L 素子を一組として、複数組配置するとともに、6 個の有機 E L 素子を駆動するための半導体素子を有する単位ブロックを、各組毎に、6 個の有機 E L 素子の間の位置に配置する請求項 11 記載の有機 E L 表示体の製造方法。

【請求項 18】 半導体素子を有する単位ブロックを基板の所定位置に配置する半導体素子の配置方法において、厚さ方向に貫通する穴を基板の所定位置に設け、この基板の一方の面側の圧力を他方の面側の圧力より高くするか前記穴に流体を通して、この基板の一方の面の前記穴の位置に、単位ブロックを導くことを特徴とする半導体素子の配置方法。

【請求項 19】 半導体素子を有する単位ブロックを基板の所定位置に配置する半導体素子の配置方法において、

クーロン引力により単位ブロックを基板の所定位置に導くことを特徴とする半導体素子の配置方法。

【請求項 20】 半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、基板上に形成する配線をインクジェット法で形成することを特徴とする半導体装置の製造方法。

【請求項 21】 半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、

基板上には、配線と、この配線の単位ブロック内の配線

との接続用端子とを予め形成し、単位ブロックには、基板上に配置したときに基板上の端子と接触する位置に、基板上の配線との接続用端子を予め形成した後に、単位ブロックを基板の所定位置に配置することを特徴とする半導体装置の製造方法。

【請求項 2 2】 複数の半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、

単位ブロックの平面形状を多角形とし、この多角形の中心を回転中心とした回転対称となるように、各半導体素子用の複数の端子を配置する半導体装置の製造方法。

【請求項 2 3】 複数の半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、

単位ブロックの平面形状を長方形とし、この長方形の長辺と平行な中心線および短辺と平行な中心線の両方に対して線対称となるように、各半導体素子用の複数の端子を配置する半導体装置の製造方法。

【請求項 2 4】 複数の半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、

単位ブロックの平面形状を多角形として、この多角形の各対角線に沿って各半導体素子用毎の複数の端子を配置し、且つ各対角線上での端子位置が同じ端子で同じとなるように配置する半導体装置の製造方法。

【請求項 2 5】 前記多角形は正多角形である請求項 2 2 または 2 4 記載の有機 EL 表示体の製造方法。

【請求項 2 6】 少なくとも各画素毎に 2 枚の電極に挟まれた発光層が形成され、前記発光層が半導体素子により駆動されるアクティブマトリックス型有機 EL 表示体の製造工程において、半導体素子を基板上で作成し、前記半導体素子を前記基板上から切り離し単位ブロック毎に分割し、他の基板上に前記半導体素子の前記単位ブロックを配置させることを特徴とするアクティブマトリックス型有機 EL 表示体の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、有機 EL（エレクトロルミネッセンス）表示体の製造方法および半導体素子の配置方法に関する。

【0002】

【従来の技術】 有機 EL 素子を画素に対応させて備える有機 EL 表示体は、高輝度で自発光であること、直流低電圧駆動が可能であること、応答性が高速であること、固体有機膜による発光であることから、表示性能に優れているとともに、薄型化、軽量化、低消費電力化が可能であるため、将来的に液晶表示体に代わるものとして期待されている。

【0003】 特に、駆動方式がアクティブマトリックス方式であるアクティブマトリックス型有機 EL 表示体

は、画素毎にトランジスタと容量を備えているため、高輝度での高精細化が可能であり、多階調化や表示体の大型化に対応できる。これまでに提案されているアクティブマトリックス型有機 EL 表示体の一例を図 19 に示す。この図は、一つの画素とその周囲に配置されたこの画素の駆動用素子等を示す。このアクティブマトリックス型有機 EL 表示体では、有機 EL 素子からなる画素 35 毎に、スイッチングトランジスタ 34、ドライビングトランジスタ 37、容量 36 を備えている。これらの素子は信号線 31、電源線 32、走査線 33、容量線 38 で駆動回路に接続されている。なお、符号 19 は画素 35 用の電極である。複数のトランジスタを用いる目的は、オフ電流の改善、高電圧をトランジスタに印加することによる特性劣化の低減等、信頼性を向上するためである。

【0004】 このアクティブマトリックス型有機 EL 表示体では、スイッチングトランジスタ 34 により画素の選択を行い、ドライビングトランジスタ 37 により画素 35 である有機 EL 素子を設定された輝度で発光させる。これらのトランジスタとしては、透明で大面積の基板上に有機 EL 表示体を形成するために、ガラス基板に形成可能な低温多結晶シリコン膜を活性層とする薄膜トランジスタを使用することが提案されている。

【0005】 そして、Conductance Control 方式 (T. Shimoda, M. Kimura, et al., Proc. Asia Display 98, 217, M. Kimura, et al., IEEE Trans. Elec. Dev., 46, 2282 (1999), M. Kimura, et al., Proc. IDW 99, 171) の有機 EL 表示体では、有機 EL 素子の発光強度の制御を、薄膜トランジスタをなす多結晶シリコン層の電気伝導度を変化させることにより行う。

【0006】 この方式の有機 EL 表示体では、薄膜トランジスタの特性にばらつきがあるために、有機 EL 素子に供給される電流にばらつきが生じて、発光輝度の均一性が悪くなる恐れがある。薄膜トランジスタの電流値を変化させて、例えば 256 階調の輝度レベルを大面積表示体で実現するためには、薄膜トランジスタ等のスイッチング素子により、有機 EL 素子の電流値を 0.5% 以内の正確さで制御する必要がある。しかしながら、現状の低温多結晶シリコン薄膜を活性層とするトランジスタでは、中間電圧印加時の電流値のばらつきが大きい

ため、256 階調の輝度レベルを十分制御することは難しい。

【0007】 これに対して、単結晶半導体を活性層とするトランジスタは、特性のばらつきは少ないが、通常、600℃以上の高温プロセスで作製されるため、大面積の透明基板として現在使用可能なガラス基板等の上に形成することは困難である。また、単結晶シリコン基板等の不透明な単結晶半導体基板は、透明性が要求される有機 EL 表示体の基板として用いることはできない。

【0008】 また、図 19 の構造のアクティブマトリッ

クス型有機EL表示体では、画素部35である有機EL素子からの光が、4本の配線31~33、38、2つのトランジスタ34、37、および容量36により遮断されるため、開口率が10%程度と小さい。したがって、アクティブマトリックス型有機EL表示体の開口率を向上するためには、薄膜トランジスタあるいは配線の領域を少なくする必要がある。

【0009】さらに、表示体の大面積化に関しては、現状のアモルファスシリコントランジスタ搭載アクティブマトリックス型液晶ディスプレイでは、1m×1m程度の大きさが上限である。アクティブマトリックス型有機EL表示体では、低温多結晶シリコン膜を活性層とする薄膜トランジスタを用いているが、従来の製造技術では、真空装置等の製造装置の大きさが限定されるため、液晶ディスプレイと同様に1m×1m程度の大きさが限界であると考えられる。

【0010】一方、多結晶シリコン薄膜を活性層とする薄膜トランジスタを備えた有機EL表示体において、薄膜トランジスタと有機EL素子は以下のようにして製造される。まず、図20(a)~(d)の工程によって、ガラス基板11上に薄膜トランジスタを形成する。

【0011】この薄膜トランジスタ製造工程としては、まず、ガラス基板11上に、 SiH_4 を用いたPECVD法や Si_2H_6 を用いたLPCVD法により、アモルファスシリコンを成膜する。次に、エキシマレーザー等によるレーザー照射法または固相成長法によって、このアモルファスシリコンを再結晶化させて、多結晶シリコン膜12とする。図20(a)はこの状態を示す。次に、この多結晶シリコン膜12をパターンニングした後、ゲート絶縁膜13を成膜し、さらにその上に成膜およびパターンニングによってゲート電極14を形成する。図20(b)はこの状態を示す。

【0012】次に、リンやボロンなどの不純物を、ゲート電極14を用いて自己整合的に多結晶シリコン膜12に打ち込む。これにより、ゲート電極14の両側にソース・ドレイン領域15を形成し、CMOSFETを形成する。次に、第1層間絶縁膜16を成膜し、この絶縁膜にコンタクトホールを開けた後、ソース・ドレイン電極17を成膜およびパターンニングによって形成する。図20(c)はこの状態を示す。次に、第2層間絶縁膜18を成膜し、この絶縁膜にコンタクトホールを開けた後、ITO電極(画素用電極)19を成膜およびパターンニングによって形成する。図20(d)はこの状態を示す。

【0013】次に、図21(a)に示すように、第2層間絶縁膜18の上に密着層21を成膜して、ITO電極(画素用電極)19の上の画素領域に開口部を形成する。次に、この密着層21の上に層間層22を成膜して、密着層21の開口部の上に開口部を形成する。次に、酸素プラズマや CF_4 プラズマ等を用いたプラズマ処理を行うことにより、ITO電極(画素用電極)19

上の開口部の表面の濡れ性を良好にする。その後、この開口部内に有機EL素子を構成する正孔注入層23と発光層24を形成する。これらの層は、スピンコート法、スキージ塗り法、インクジェット法等の液相プロセス、またはスパッタリング法や蒸着法等の真空プロセスによって形成される。特開平10-12377号公報には、インクジェット法により有機EL材料を形成および配列することで、赤、青、緑の発光色を備える有機発光層を画素毎に任意にパターンニングできることが記載されている。

【0014】次に、図21(b)に示すように、発光層24の上に陰極25をなす金属薄膜を形成した後、封止剤26で封止する。陰極25用の金属としては、仕事関数を小さくする目的でアルカリ金属またはアルカリ土類金属が添加された金属を使用する。なお、密着層21は、基板と層間層22との密着性を向上すること、および正確な発光面積を得ることを目的として設ける。また、層間層22を設ける目的の一つは、ゲート電極14、ソース・ドレイン電極17から陰極25を遠ざけることによって、寄生容量を低減することである。層間層22を設けるもう一つの目的は、液相プロセスで正孔注入層23や発光層24を形成する際に、表面の濡れ性を制御して、正確なパターンニングがなされるようにすることである。

【0015】このように、従来の有機EL表示素子の製造方法においては、トランジスタ形成のために、表示用基板全面に対する薄膜形成と、パターンニングによって不要部分の薄膜形成材料を除去することが繰り返されている。特に、有機EL素子部分および配線部分の薄膜形成材料は大きく除去されるため、資源の有効活用の点で改善の余地がある。

【0016】

【発明が解決しようとする課題】本発明は、上述したような従来技術の問題点に着目してなされたものであり、本発明の第1の課題は、特性のばらつきの少ないトランジスタ(単結晶半導体を活性層とするトランジスタ)が大面積の透明基板上に形成された有機EL表示体を得ることである。

【0017】本発明の第2の課題は、アクティブマトリックス型有機EL表示体の開口率を向上することである。本発明の第3の課題は、有機EL表示体の製造工程での薄膜形成材料の除去量を少なくすることである。本発明の第4の目的は、1m×1m以上の大きな有機EL表示体を容易に得ることができるようになることである。

【0018】

【課題を解決するための手段】上記課題を解決するために、本発明は、有機EL素子とこの有機EL素子を駆動する半導体素子とを表示用基板上に備えた有機EL表示体の製造方法において、前記半導体素子を有する単位ブ

10

20

30

40

50

ロックを、表示用基板の所定位置に配置する工程を有することを特徴とする有機EL表示体の製造方法を提供する。この単位ブロックは、例えば、前記半導体素子を複数個並列に単結晶半導体基板やその他の基板に形成し、この基板を分割することにより形成される。あるいは、市販の単位ブロックを購入して使用してもよい。

【0019】この方法では、有機EL素子を駆動する半導体素子を表示用基板上に直接形成するのではなく、この半導体素子を有する単位ブロックを表示用基板の所定位置に配置する。そのため、半導体素子が単結晶半導体基板に形成されている単位ブロックを用いることにより、耐熱性の低いガラス基板等の上に、単結晶半導体を活性層とするトランジスタ（特性のばらつきが少ないトランジスタ）を配置することができる。これにより、大面積の透明基板上に特性のばらつきの少ないトランジスタが形成された有機EL表示体が得られる。

【0020】また、この方法によれば、用意した単位ブロックを検査し、不良品を除いて良品のみを表示用基板上に配列することによって、表示体を形成した後のスルーボットが改善される。これにより、信頼性の高い有機EL表示体を効率的に得ることができる。また、単結晶半導体を活性層とするトランジスタは、低温多結晶シリコン薄膜を活性層とするトランジスタと比べて、素子の大きさを小さくできる。これにより、半導体素子の占有面積を小さくして、アクティブマトリックス型有機EL表示体の開口率を向上することができる。また、単位ブロックの製造工程では大面積の基板を用いる必要がないため、薄膜形成工程やエッチング工程等で使用する装置が小型化できる。

【0021】また、半導体素子が単位ブロックに形成されていることから表示用基板上で半導体素子を形成しないため、従来の方法のように、半導体素子形成のために有機EL素子部分等の無駄に形成しては除去していた薄膜が、初めから成膜されない。そのため、従来の方法と比較して、有機EL表示体の製造工程での薄膜形成材料の除去量が少なくなる。

【0022】このように製造装置を小型化でき製造工程での材料を節約できるために、有機EL表示体の製造コストを低減することができる。本発明で、単位ブロックを表示用基板の所定位置に配置する方法としては、次の3つの方法が挙げられる。また、これらの方法を2つ以上併用してもよい。第1の方法では、表示用基板の所定位置に、単位ブロックの形状に合わせた形状の凹部を設け、液体中でこの凹部に単位ブロックを嵌め込むことにより、単位ブロックを表示用基板の所定位置に配置する。

【0023】第2の方法では、厚さ方向に貫通する穴を表示用基板の所定位置に設け、表示用基板の一方の面側の圧力を他方の面側の圧力より高くするか前記穴に流体を通して、表示用基板の一方の面の前記穴の位置に単位

ブロックを導くことにより、単位ブロックを表示用基板の所定位置に配置する。第3の方法では、クーロン引力により単位ブロックを表示用基板の所定位置に導いて配置する。この際、表示用基板の所定位置と単位ブロックを互いに反対符号の電荷に帯電させるか、または、表示用基板の所定位置と単位ブロックのうちの一方を帯電させることにより、表示用基板の所定位置と単位ブロックとの間にクーロン引力を発生させる。

【0024】本発明の方法では、有機EL素子の材料を、表示用基板上の画素位置に対応させてインクジェット法で配置することが好ましい。また、表示用基板上に形成する配線をインクジェット法で形成することが好ましい。インクジェット法は、印刷分野で実現されているように、インクジェットのヘッド部の可動領域を広げることにより、例えば1m×1mの表示体に対しても液状材料を所定位置に配置することが容易にできる。これに対して、成膜とエッチング等によるパターンニングとによって有機EL素子の形成および配線の形成を行う方法では、製造工程に必要な真空装置等の装置の大きさによって、製造可能な表示体の大きさが制限される。

【0025】本発明の方法は、駆動方式がアクティブマトリックス方式である場合、すなわちアクティブマトリックス型有機EL表示体の場合に、好適に適用される。アクティブマトリックス型有機EL表示体の場合、画素をなす各有機EL素子は、走査線、信号線、および電源線等の配線によって接続される。この場合、表示用基板上には、走査線、信号線、および電源線と、これらの配線の単位ブロック内の配線との接続用端子とを予め形成し、単位ブロックには、表示用基板上に配置したときにこれらの端子と接触する位置に、表示用基板上の配線との接続用端子を予め形成した後に、単位ブロックを表示用基板の所定位置に配置することが好ましい。これにより、単位ブロックを表示用基板上に配置した後の配線工程を省略することができる。

【0026】単位ブロックは、隣接する複数の有機EL素子を駆動するための複数の半導体素子を有することが好ましい。これにより、一つの有機EL表示体に配置する単位ブロック数を少なくすることができるため、コストが低減する。また、単位ブロックの配置箇所が少なくなるため、単位ブロックの配置ミスや、単位ブロック側の端子と表示用基板側の端子を配線で接続する際の配線ミスを少なくすることができる。

【0027】また、複数の半導体素子を有する単位ブロックの複数の端子の位置関係を、線対称や点対称とすることにより、配線ミスを低減することができる。この端子の配置方法としては以下の方法が挙げられる。

①単位ブロックの平面形状を多角形とし、この多角形の中心を回転中心とした回転対称となるように、各有機EL素子用の複数の端子を配置する。②単位ブロックの平面形状を正多角形とし、この正多角形の中心を回転中心

とした回転対称となるように、各有機EL素子用の複数の端子を配置する。

【0028】③②の方法で、回転移動しても端子配置が変わらない回転角度を、正多角形の辺の数を n とした時に 360° を n で割った値($360^\circ/n$)とする。すなわち、例えば、単位ブロックの平面形状が正方形の場合には 90° ずつ回転させた時に、正五角形の場合には 72° ずつ回転させた時に、正六角形の場合には 60° ずつ回転させた時に、同じ位置に端子が配置されるようにする。

【0029】④単位ブロックの平面形状を長方形とし、この長方形の長辺と平行な中心線および短辺と平行な中心線の両方に対して線対称となるように、各有機EL素子用の複数の端子を配置する。⑤単位ブロックの平面形状を長方形とし、この長方形の中心を回転中心として 180° 回転させた時に同じ位置に端子が配置されるように、各有機EL素子用の複数の端子を配置する。

【0030】⑥単位ブロックの平面形状を多角形として、この多角形の各対角線に沿って各有機EL素子用毎の複数の端子を配置し、且つ各対角線上での端子位置が同じ端子で同じとなるように配置する。⑦単位ブロックの平面形状を正多角形として、この正多角形の各対角線に沿って各有機EL素子用毎の複数の端子を配置し、且つ各対角線上での端子位置が同じ端子で同じとなるように配置する。

【0031】③および⑦の方法によれば、単位ブロックの平面形状に対応させて基板側に形成された凹部に単位ブロックを嵌める際に、単位ブロックをなす正多角形の辺を凹部をなす正多角形のいずれの辺に合わせたとしても、基板上で同じ端子配置となる。すなわち、単位ブロックと凹部とで対応させる正多角形の辺を予め決めておく必要がなく、単位ブロックが凹部に嵌まれば必ず端子配置が合っていることになる。

【0032】④および⑤の方法によれば、単位ブロックの平面形状に対応させて基板側に形成された凹部に単位ブロックを嵌める際に、単位ブロックをなす長方形の長辺および短辺を、凹部をなす長方形のいずれの長辺および短辺に合わせたとしても、基板上で同じ端子配置となる。すなわち、単位ブロックと凹部とで対応させる辺を予め決めておく必要がなく、単位ブロックが凹部に嵌まれば必ず端子配置が合っていることになる。

【0033】図22(a)～(d)は、①～③の方法による端子配置の例を示す。図22(e)、(f)は、④または⑤の方法による端子配置の例を示す。図22

(e)、(f)において、一点鎖線L1は長方形の長辺と平行な中心線を、一点鎖線L2は長方形の短辺と平行な中心線を示す。図22(a)は、⑥または⑦の方法による端子配置の例でもある。なお、図22において、符号39は単位ブロックであり、符号Tは端子である。

【0034】単位ブロックの配置方法としては、表示用

基板上に、赤色発光、青色発光、緑色発光の3個の隣接する有機EL素子を一組として、複数組配置するとともに、3個の有機EL素子を駆動するための半導体素子を有する単位ブロックを、各組毎に、3個の有機EL素子の中心となる位置に配置する方法が挙げられる。単位ブロックの配置方法としては、また、表示用基板上に、赤色発光、青色発光、緑色発光の各2個ずつ6個の隣接する有機EL素子を一組として、複数組配置するとともに、6個の有機EL素子を駆動するための半導体素子を有する単位ブロックを、各組毎に、6個の有機EL素子の間の位置に配置する方法が挙げられる。

【0035】単位ブロックの半導体素子が駆動する有機EL素子(画素)の数 n に応じて、一つの有機EL表示体に配置する単位ブロック数を $1/n$ に減らすことができる。また、この数 n が大きいほど、前述のコストの低減効果、単位ブロックの配置ミスの低減効果、および配線ミスの低減効果が大きくなる。本発明はまた、半導体素子を有する単位ブロックを基板の所定位置に配置する半導体素子の配置方法において、厚さ方向に貫通する穴を基板の所定位置に設け、この基板の一方の面側の圧力を他方の面側の圧力より高くするか前記穴に流体を通して、この基板の一方の面の前記穴の位置に、単位ブロックを導くことを特徴とする半導体素子の配置方法を提供する。

【0036】本発明はまた、半導体素子を有する単位ブロックを基板の所定位置に配置する半導体素子の配置方法において、クーロン引力により単位ブロックを基板の所定位置に導くことを特徴とする半導体素子の配置方法を提供する。この際、基板の所定位置と単位ブロックを互いに反対符号の電荷に帯電させるか、または、基板の所定位置と単位ブロックのうちの一方を帯電させることにより、基板の所定位置と単位ブロックとの間にクーロン引力を発生させる。

【0037】本発明はまた、半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、基板上に形成する配線をインクジェット法で形成することを特徴とする半導体装置の製造方法を提供する。本発明はまた、半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、基板上には、配線と、この配線の単位ブロック内の配線との接続用端子とを予め形成し、単位ブロックには、基板上に配置したときに基板上の端子と接触する位置に、基板上の配線との接続用端子を予め形成した後に、単位ブロックを基板の所定位置に配置することを特徴とする半導体装置の製造方法を提供する。

【0038】本発明はまた、複数の半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、単位ブロックの平面形状を多角形とし、この多角形の中心を回転中心とした回

10

20

30

40

50

転対称となるように、各半導体素子用の複数の端子を配置する半導体装置の製造方法を提供する。この方法で、前記多角形は正多角形であることが好ましい。

【0039】本発明はまた、複数の半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、単位ブロックの平面形状を長方形とし、この長方形の長辺と平行な中心線および短辺と平行な中心線の両方に対して線対称となるように、各半導体素子用の複数の端子を配置する半導体装置の製造方法を提供する。

【0040】本発明はまた、複数の半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置の製造方法において、単位ブロックの平面形状を多角形として、この多角形の各対角線に沿って各半導体素子用毎の複数の端子を配置し、且つ各対角線上での端子位置が同じ端子で同じとなるように配置する半導体装置の製造方法を提供する。この方法で、前記多角形は正多角形であることが好ましい。

【0041】これらの半導体装置の製造方法における「半導体装置」としては、例えば、メモリセルや液晶表示体が挙げられる。また、有機EL表示体の製造方法として説明した、前述の端子配置方法①～⑦は、この半導体装置の製造方法における半導体素子の端子配置方法としても適用できる。本発明はまた、少なくとも各画素毎に2枚の電極に挟まれた発光層が形成され、前記発光層が半導体素子により駆動されるアクティブマトリクス型有機EL表示体の製造工程において、半導体素子を基板上で作成し、前記半導体素子を前記基板上から切り離し単位ブロック毎に分割し、他の基板上に前記半導体素子の前記単位ブロックを配置させることを特徴とするアクティブマトリクス型有機EL表示体の製造方法を提供する。

【0042】

【発明の実施の形態】以下、本発明の実施形態について説明する。図1～図6を用いて、本発明の一実施形態に相当する有機EL表示体の製造方法を説明する。図1は、この実施形態の方法で作製された、アクティブマトリクス型有機EL表示体の一部を示す平面図である。図2は図1のA-A線断面図であり、図3は図1のB-B線断面図である。図4は単位ブロックの作製方法を説明する図である。図5は単位ブロックの配置方法を説明する図である。図6は図1のC-C線断面図である。

【0043】この表示体では、各画素位置に有機EL素子からなる画素35および画素用電極19が配置され、各画素35毎に、駆動用の半導体素子として、スイッチングトランジスタ34、ドライビングトランジスタ37、容量36を備えている。また、これらの素子は信号線31、電源線32、走査線33、容量線38により、表示体の周辺部に配置された駆動回路と接続されている。

【0044】この表示体は、以下に示すように、ガラス基板（表示用基板）52の所定位置に単位ブロック39を配置する工程を経て製造されている。また、この表示体は、各画素35毎に一つの単位ブロック39を有する。この単位ブロック39には、図2および3に示すように、半導体素子として、スイッチングトランジスタ34、ドライビングトランジスタ37、および容量36が形成されている。両トランジスタ34、37は、ゲート電極1とゲート酸化膜2とソース・ドレイン領域3を有するMOSFETである。ソース・ドレイン領域3は、単結晶シリコン基板41aの不純物拡散層からなる。容量36は、単結晶シリコン基板41aの不純物拡散層からなる導電層4と、導電層4の上に形成された絶縁層5と、絶縁層5の上に形成された電極6とで構成されている。

【0045】また、この単位ブロック39には、両トランジスタ34、37を接続する配線58も形成されている。さらに、この単位ブロック39には、走査線33との接続用の端子39C、信号線31との接続用の端子39D、電源線32との接続用の端子39A、および容量線38との接続用の端子39Bが形成されている。符号57は絶縁膜である。

【0046】先ず、図4に示すように、この単位ブロック39の微細構造を、シリコンウエハ（単結晶半導体基板）41上に多数個並列に形成する。次に、このシリコンウエハ41を分割線51で分割することにより、多数の単位ブロック39を得る。次に、得られた多数の単位ブロック39を検査して不良品を取り除く。一方、図5に示すように、ガラス基板（表示用基板）52には、エッチング等の工程により、単位ブロック39を配置する位置に窪み（凹部）54を設けておく。前述の方法で得られた単位ブロック39は、シリコン単結晶の劈開面に沿って端面が斜めに切断される。そのため、ガラス基板52の窪み54の内壁面を、この単位ブロック39の斜面に合わせた形状にしておく。また、単位ブロック39の切断を、ウエハ上面（半導体素子形成面）側が反対面側より広くなるように行い、窪み54の形状をこれに合わせて上面側に広がる形状にすることにより、単位ブロック39は窪み54に嵌まり易くなる。

【0047】このガラス基板52と単位ブロック39を液体53中に入れ、単位ブロック39をガラス基板52の表面（窪み54が形成されている面）に沿って流動させることにより、単位ブロック39が窪み54に嵌まる。これにより、単位ブロック39がガラス基板52の所定位置に配置される。次に、この単位ブロック39を含むガラス基板52の表面全体に対して、導電膜の形成とパターニングを行うことにより、信号線31、電源線32、走査線33、および容量線38を形成する。次に、ITO電極（画素用電極）19の形成を行う。

【0048】なお、単位ブロック39には、シフトレジ

スタ、ドライバー等の表示体の周辺駆動回路やメモリ、演算論理装置等の機能素子等が形成されていてもよい。次に、この配線 31~33, 38 および画素用電極 19 が形成された状態のガラス基板 52 の上面全体に、図 6 に示すように、絶縁膜 20 を形成した後、パターンニングを行って画素用電極 19 の上に画素領域の穴 20a を設ける。この穴 20a 内に正孔注入層 23 と発光層 24 を形成する。この正孔注入層 23 と発光層 24 が画素 (有機 EL 素子) 35 を構成する。

【0049】正孔注入層 23 は、例えば、ポリフェニルビニレンの前駆体であるポリテトラヒドロチオフェニルフェニレンを塗布した後、これを加熱してポリフェニルビニレンとすることにより形成される。発光層 24 の材料としては、赤色発光材料としてシアノポリフェニレンビニレン、青色発光材料としてポリフェニレンビニレン、緑色発光材料としてポリアルキルフェニレンが挙げられる。

【0050】次に、発光層 24 の上に、Li を含む A1 からなる陰極 25 を、成膜とパターンニングを行うことにより形成した後、ガラス基板 52 の上面全体を封止剤により封止する。なお、図 1 では陰極 25 が省略されている。このようにして得られたアクティブマトリックス型有機 EL 表示体は、特性のバラツキが少ない単結晶シリコンを活性層とするトランジスタを備えているため、低温多結晶シリコン薄膜を活性層とするトランジスタを備えた従来の表示体と比較して、中間電圧印加時の電流値のばらつきが小さくなって、256 階調の輝度レベルを十分に制御することが可能となる。

【0051】また、このアクティブマトリックス型有機 EL 表示体は、低温多結晶シリコン薄膜を活性層とするトランジスタを備えた従来の表示体と比較して、半導体素子の占有面積が小さいため開口数が大きくなる。また、この実施形態の方法は、従来の方法で半導体素子形成のために有機 EL 素子部分等の無駄に形成しては除去していた薄膜が、初めから成膜されない。そのため、従来の方法と比較して、有機 EL 表示体の製造工程での薄膜形成材料の除去量が少なくなる。

【0052】なお、正孔注入層 23 および発光層 24 は、スピンコート法、スキージ塗り法、インクジェット法等の液相プロセス、またはスパッタリング法や蒸着法等の真空プロセスのいずれの方法で形成してもよいが、インクジェット法で形成することが好ましい。図 7 に示すように、インクジェット法では、インク充填領域 64 を枠体 63 で区画した後、インクジェット装置のヘッド部 61 を移動させながら、インク充填領域 64 に向けてヘッド部 61 からインク 62 を吐出させることにより、インク充填領域 64 にインク 62 を充填する。

【0053】インク充填領域 64 に親水性インク (発光層 24 の材料等) を充填する際には、枠体 63 の上部を撥水性とすることによって、ヘッド部 61 のインク充填

領域 64 に対する位置合わせ精度をそれ程高くしなくても、インク 62 をインク充填領域 64 内に充填しやすることができる。枠体 63 の材料としては例えばポリイミドが用いられる。このポリイミドからなる枠体 63 に対して、酸素あるいはフルオロカーボンガスによるプラズマ処理を行うことにより、枠体 63 の表面を撥水性にすることができる。

【0054】また、信号線 31、電源線 32、走査線 33 等の配線をインクジェット法で形成することも可能である。この場合には、インク 62 として、導電性材料を含む液状物であって、溶剤の蒸発や加熱硬化等によってインク充填領域 64 内で固体となり得る材料を使用する。このような導電性材料としては、有機金属化合物、金属錯体、導電性有機高分子、導電性有機高分子の前駆体、液状金属、金属微粒子等が挙げられる。

【0055】このように、有機 EL 素子をなす正孔注入層 23 および発光層 24 と、信号線 31、電源線 32、走査線 33 等の配線をインクジェット法で形成することにより、1m×1m 以上の大きなアクティブマトリックス型有機 EL 表示体を容易に得ることができるようになる。また、次に説明する方法によれば、単位ブロック 39 を表示用基板 52 上に配置した後の配線工程を省略することができる。

【0056】この方法では、図 8 に示すように、予め表示用基板 52 上に、走査線 33、信号線 31、電源線 32、および容量線 38 と、これらの配線の単位ブロック 39 内の配線との接続用の端子 33a, 31a, 32a, 38a を形成しておく。単位ブロック 39 には、表示用基板 52 上に配置したときにこれらの端子 33a, 31a, 32a, 38a と接触する各位置に、表示用基板 52 上の各配線との接続用の端子 39A~39D を予め形成しておく。なお、符号 19A は、画素用電極 19 用の端子である。

【0057】これにより、これらの単位ブロック 39 および表示用基板 52 を用いて、単位ブロック 39 を表示用基板 52 の所定位置に配置すれば、表示用基板 52 の端子 33a, 31a, 32a, 38a と単位ブロック 39 の端子 39A~39D とが、それぞれ対応する端子同士で接触する。これにより、単位ブロック 39 を表示用基板 52 の所定位置に配置するだけで、単位ブロック 39 の半導体素子と表示用基板 52 の配線との接続が終了する。

【0058】図 9~図 12 を用いて、単位ブロックを表示用基板の所定位置に配置する方法であって、図 5 の方法とは別の実施形態について説明する。図 9 に示す方法では、表示用基板 52 には、図 5 の方法と同様に、単位ブロック 39 を配置する位置に単位ブロック 39 の形状に合わせた形状の窪み 54 を設ける。これに加えて、この窪み 54 の中心部に、表示用基板 51 を厚さ方向に貫通する穴 55 を設ける。

【0059】この表示用基板52と単位ブロック39を液体中または所定気体の雰囲気中に入れ、単位ブロック39を表示用基板52の表面（窪み54が形成されている面）側に落下させると同時に、表示用基板52を単位ブロック39側に持ち上げることによって、単位ブロック39が窪み54に嵌まる。これにより、単位ブロック39がガラス基板52の所定位置に配置される。

【0060】図10に示す方法では、表示用基板52には、図5の方法と同様に、単位ブロック39を配置する位置に単位ブロック39の形状に合わせた形状の窪み54を設ける。これに加えて、この窪み54の中心部に、表示用基板51を厚さ方向に貫通する穴55を設ける。この表示用基板52と単位ブロック39を液体中または所定気体の雰囲気中に入れ、穴55を利用して、窪み54が形成されている面とは反対側から真空ポンプで液体または気体を吸引することにより、窪み54が形成されている面側の圧力を反対面側の圧力より高くする。これにより、各単位ブロック39が穴55の位置に導かれて、ガラス基板52の所定位置に配置される。

【0061】また、図9の方法および図10の方法により形成された表示体は、表示用基板52の単位ブロック39が配置されている各位置に穴55が存在するため、単位ブロック39の半導体素子からの配線をこの穴55から裏面に向かわせることができる。これにより、有機EL表示体の表面（画素形成面）側に存在する配線の面積を小さくできるため、有機EL素子の配線による発光遮断量が低減できる。また、有機EL素子の発光面積を大きくすることもできる。

【0062】図11に示す方法では、表示用基板52の単位ブロック39を配置する各位置に電極59を形成し、正に帯電させた単位ブロック39をこの表示用基板52の上方に配置する。表示用基板52の各電極59を負に帯電させることにより、単位ブロック39はクーロン引力で各電極59の位置に導かれる。これにより、各単位ブロック39がガラス基板52の所定位置に配置される。

【0063】単位ブロック39の帯電は、静電気発生装置（ベルト等で金属部を擦ることにより、静電気を発生する装置）等を使用して行う。単位ブロック39の厚さは通常、数 μm ～数百 μm であるため、静電気力によって移動可能である。この配置を行う雰囲気は真空であってもよいし、絶縁性の液体または気体中であってもよい。この方法においては、単位ブロック39を自由落下させる重力よりも、単位ブロック39と各電極59との間のクーロン引力の方が大きくないと、単位ブロック39は各電極59に導かれないため、雰囲気の比重を所定値より大きく設定する必要がある。

【0064】図12に示す方法では、レーザープリンタの原理を利用して、クーロン引力により単位ブロック39を表示用基板52の各位置に導いて配置する。すなわ

ち、単位ブロック39用のローラーR1と表示用基板52用のローラーR2を、所定間隔を開けて対向配置する。表示用基板52用のローラーR2には、表示用基板52の単位ブロック39を配置する各位置に対応させた各位置に、電極が形成されている。

【0065】ローラーR1を正に帯電させて、単位ブロック39をこのローラーR1に沿って移動させる。ローラーR2に設けた各電極を負に帯電させて、表示用基板52をこのローラーR2に沿って移動させる。これにより、両ローラーR1、R2が最も接近している位置で、正に帯電した単位ブロック39が表示用基板52の負に帯電した各電極位置に飛び移る。

【0066】単位ブロックを表示用基板の所定位置に配置する方法としては、これらの方法以外にも、図10の方法で窪み54を形成しない方法、図9の方法と図11または図12の方法とを組み合わせた方法、図5の方法と図11または図12の方法とを組み合わせた方法、図10の方法と図11または図12の方法とを組み合わせた方法、図10の方法で窪み54を形成しない方法と図11または図12の方法とを組み合わせた方法等が挙げられる。

【0067】図1の有機EL表示体では、一つの画素35毎に一つの単位ブロック39を設けているが、図13および図14に示すように、複数の画素35毎に一つの単位ブロック39を設けてもよい。図13の有機EL表示体では、4つの画素用電極19の中心に一つの単位ブロック39が配置されている。図14の有機EL表示体では、3つの画素用電極19の中心に一つの単位ブロック39が配置されている。

【0068】図13の有機EL表示体では、また、単位ブロック39の平面形状を正方形とし、この正方形の4つの対角線に沿って、4つの各有機EL素子用毎の複数の端子72a～72eが配置されている。端子72aは信号線31用の端子であり、端子72bは走査線33用の端子であり、端子72cは容量線38用の端子であり、端子72dは電源線32用の端子であり、端子72eは画素用電極19用の端子である。また、各対角線上での各端子72a～72eは、同じ端子で（端子72a～72e毎に）対角線の交点からの距離が同じ位置に配置されている。

【0069】そのため、例えば、表示用基板52の4カ所に配置された4つの単位ブロック39が、それぞれ単位ブロック39の中心（対角線の交点）を回転中心として90°ずつ回転された状態で配置されていても、表示用基板52上での各端子72a～72eの配置は同じとなる。したがって、信号線31、電源線32、走査線33、および容量線38等の配線を形成する際に、配線ミスを低減することができる。

【0070】カラー表示体の場合には、例えば図15に示すように、表示用基板上に、赤色発光の有機EL素子

からなる画素 81 と、緑色発光の有機 EL 素子からなる画素 82 と、青色発光の有機 EL 素子からなる画素 83 とを隣接させて一組とし、多数組配置する。また、3 個の画素 81 ～ 83 をなす有機 EL 素子用の単位ブロック 39 を、各組毎に、画素 81 ～ 83 の中心となる位置に配置する。図 14 の 3 つの画素 35 を画素 81 ～ 83 とすれば、図 14 は図 15 の表示体の一組の画素とこれらの画素用の単位ブロックを示す図に相当する。

【0071】また、図 16 に示すように、3 種類の画素 81 ～ 83 を各 2 個ずつ 6 個を一組とし、6 個の画素 81 ～ 83 をなす有機 EL 素子用の単位ブロック 39 を、各組毎に、6 個の画素 81 ～ 83 の中心となる位置に配置してもよい。このように、一つの単位ブロックに、複数の有機 EL 素子（画素）用の半導体素子を形成することによって、一つの画素毎に一つの単位ブロックを形成した場合と比較して、有機 EL 表示体の作製にかかるコストを低減し、単位ブロックの配置ミスを低減し、配線ミスを低減することができる。

【0072】なお、以上の実施形態では、アクティブマトリックス型有機 EL 表示体について説明しているが、半導体素子が形成されている単位ブロックを表示用基板上に配置する本発明の方法は、アクティブマトリックス型以外の有機 EL 表示体にも適用される。また、有機 EL 表示体以外でも、図 17 に示すようなメモリセルや、図 18 に示すような液晶表示体にも適用できる。

【0073】図 17 に示すように、メモリセルでは、トランジスタ 91 と容量 36 が形成された単位ブロック 39 を、前述の図 5 および図 9 ～ 12 のいずれかの方法あるいはこれらを適宜組み合わせた方法で、表示用基板 52 の代わりに所定の基板 50 に配置することにより、メモリセル M を作製することができる。また、図 8 と同じ方法を採用すれば、単位ブロック 39 を基板 50 上に配置した後の配線工程を省略することができる。

【0074】この場合には、予め基板 50 上に、容量線 38、ワード線 92、ビット線 93 と、これらの配線の単位ブロック 39 内の配線との接続用の端子 38a、92a、93a を形成しておく。単位ブロック 39 には、表示用基板 52 上に配置したときにこれらの端子 38a、92a、93a と接触する各位置に、表示用基板 52 上の各配線との接続用の端子 94A ～ 94C を予め形成しておく。

【0075】図 18 に示すように、液晶表示体では、スイッチングトランジスタ 34 と容量 36 と液晶素子接続用の端子 96 が形成された単位ブロック 39 を、前述の図 5 および図 9 ～ 12 のいずれかの方法あるいはこれらを適宜組み合わせた方法で、表示用基板 52 に配置することにより、液晶表示体 L を作製することができる。また、図 8 と同じ方法を採用すれば、単位ブロック 39 を基板 50 上に配置した後の配線工程を省略することができる。

【0076】この場合には、予め表示用基板 52 上に、走査線 33、信号線 31、および容量線 38 と、これらの配線の単位ブロック 39 内の配線との接続用の端子 33a、31a、38a を形成しておく。単位ブロック 39 には、表示用基板 52 上に配置したときにこれらの端子 33a、31a、38a と接触する各位置に、表示用基板 52 上の各配線との接続用の端子 95A ～ 95C を予め形成しておく。

【0077】

10 【発明の効果】以上説明したように、本発明の有機 EL 表示体の製造方法によれば、特性のばらつきの少ないトランジスタ（単結晶半導体を活性層とするトランジスタ）が大面積の透明基板上に形成された有機 EL 表示体を得ることができる。本発明の有機 EL 表示体の製造方法によれば、また、開口率の高いアクティブマトリックス型有機 EL 表示体を得ることができる。

【0078】本発明の有機 EL 表示体の製造方法によれば、また、有機 EL 表示体の製造工程での薄膜形成材料の除去量を少なくできるため、資源の有効活用および製造コストの低減が図れる。本発明の有機 EL 表示体の製造方法によれば、また、インクジェット法等の採用によって、1m × 1m 以上の大きな有機 EL 表示体を容易に得ることができるようになる。

【0079】また、本発明の半導体素子の配置方法によれば、基板に対する単位ブロックの配置を、基板の凹部に単位ブロックを配置する方法よりも確実且つ容易に行うことができる。また、本発明の半導体素子の製造方法によれば、半導体素子を有する単位ブロックを基板の所定位置に配置する工程を有する半導体装置を容易に得ることができる。

【図面の簡単な説明】

【図 1】本発明の一実施形態に相当する有機 EL 表示体の製造方法で作製された、アクティブマトリックス型有機 EL 表示体の一部を示す平面図である。

【図 2】図 1 の A-A 線断面図である。

【図 3】図 1 の B-B 線断面図である。

【図 4】本発明の一実施形態に相当する有機 EL 表示体の製造方法であって、単位ブロックの作製方法を説明する図である。

40 【図 5】本発明の一実施形態に相当する有機 EL 表示体の製造方法であって、単位ブロックの配置方法を説明する図である。

【図 6】図 1 の C-C 線断面図である。

【図 7】インクジェット法を説明するための図である。

【図 8】本発明の一実施形態に相当する有機 EL 表示体の製造方法であって、単位ブロックを表示用基板上に配置した後の配線工程が省略可能な方法を説明する図である。

50 【図 9】本発明の一実施形態に相当する有機 EL 表示体の製造方法であって、単位ブロックの配置方法を説明する

る図である。

【図 10】本発明の一実施形態に相当する有機 EL 表示体の製造方法であって、単位ブロックの配置方法を説明する図である。

【図 11】本発明の一実施形態に相当する有機 EL 表示体の製造方法であって、単位ブロックの配置方法を説明する図である。

【図 12】本発明の一実施形態に相当する有機 EL 表示体の製造方法であって、単位ブロックの配置方法を説明する図である。

【図 13】4 個の画素毎に一つの単位ブロックが配置されているアクティブマトリクス型有機 EL 表示体の一部を示す平面図である。

【図 14】3 個の画素毎に一つの単位ブロックが配置されているアクティブマトリクス型有機 EL 表示体の一部を示す平面図である。

【図 15】カラー表示体の場合の画素と単位ブロックとの配置の一例を示す図である。

【図 16】カラー表示体の場合の画素と単位ブロックとの配置の一例を示す図である。

【図 17】本発明の一実施形態に相当する半導体素子の配置方法をメモリセルに適用した場合の例を示す図である。

【図 18】本発明の一実施形態に相当する半導体素子の配置方法を液晶表示体に適用した場合の例を示す図である。

【図 19】従来のアクティブマトリクス型有機 EL 表示体の一例を示す部分平面図である。

【図 20】従来のアクティブマトリクス型有機 EL 表示体の製造方法において、低温多結晶シリコン薄膜を活性層とする薄膜トランジスタの形成方法を説明する図である。

【図 21】従来のアクティブマトリクス型有機 EL 表示体の製造方法において、有機 EL 素子の形成方法を説明する図である。

【図 22】単位ブロックに対する端子の配置方法を例を示す図である。

【符号の説明】

- 1 ゲート電極
- 2 ゲート酸化膜
- 3 ソース・ドレイン領域
- 4 導電層
- 5 絶縁層
- 6 電極
- 11 ガラス基板
- 12 多結晶シリコン膜
- 13 ゲート絶縁膜
- 14 ゲート電極
- 15 ソース・ドレイン領域
- 16 第 1 層間絶縁膜

- 17 ソース・ドレイン電極
- 18 第 2 層間絶縁膜
- 19 ITO 電極 (画素用電極)
- 20 絶縁膜
- 20a 画素領域の穴
- 21 密着層
- 22 層間層
- 23 正孔注入層
- 24 発光層
- 25 陰極
- 26 封止剤
- 31 信号線
- 31a 信号線の端子
- 32 電源線
- 32a 電源線の端子
- 33 走査線
- 33a 走査線の端子
- 34 スイッチングトランジスタ
- 35 有機 EL 素子からなる画素
- 36 容量
- 37 ドライビングトランジスタ
- 38 容量線
- 38a 容量線の端子
- 39 単位ブロック
- 39A 電源線との接続用の端子
- 39B 容量線との接続用の端子
- 39C 走査線との接続用の端子
- 39D 信号線との接続用の端子
- 41 シリコンウエハ (単結晶半導体基板)
- 41a 単結晶シリコン基板
- 50 基板
- 51 半導体基板を分割する線
- 52 ガラス基板 (表示用基板)
- 53 液体
- 54 窪み (凹部)
- 57 絶縁膜
- 58 両トランジスタを接続する配線
- 59 電極
- 61 インクジェット装置のヘッド部
- 62 インク
- 63 枠体
- 64 インク充填領域
- 72a 信号線用の端子
- 72b 走査線用の端子
- 72c 容量線用の端子
- 72d 電源線用の端子
- 72e 画素用電極用の端子
- 81 画素 (赤)
- 82 画素 (緑)
- 83 画素 (青)

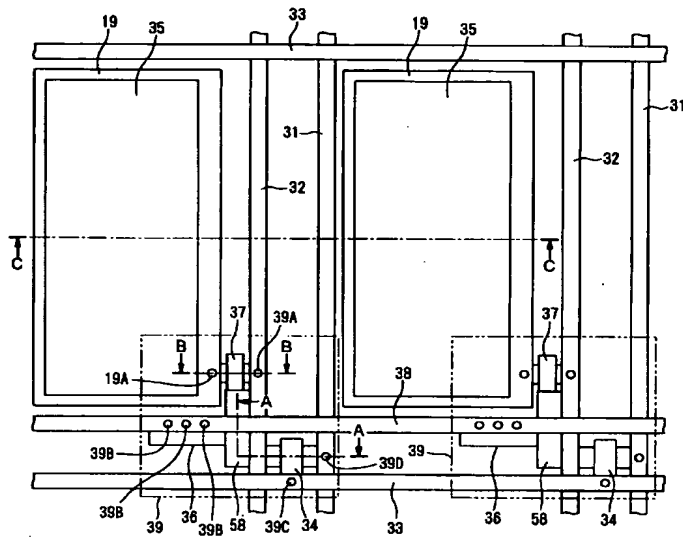
21

22

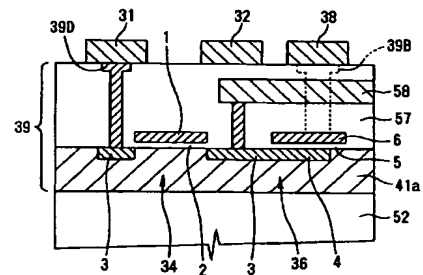
92 ワード線
 92a ワード線の端子
 93 ビット線
 93a ビット線の端子
 94A 容量線との接続用端子
 94B ワード線との接続用端子
 94C ビット線との接続用端子

95A 容量線との接続用端子
 95B 走査線との接続用端子
 95C 信号線との接続用端子
 96 液晶素子接続用の端子
 R1 ローラー
 R2 ローラー
 T 端子

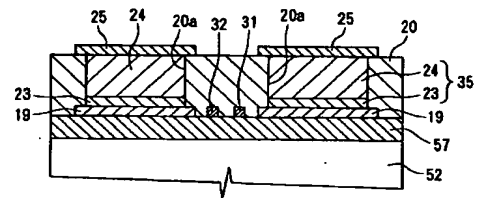
【図1】



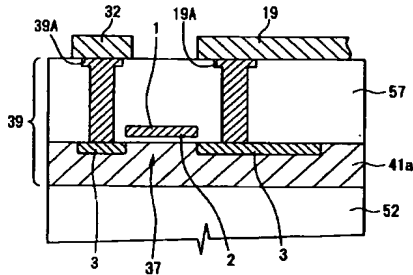
【図2】



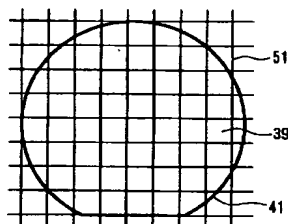
【図6】



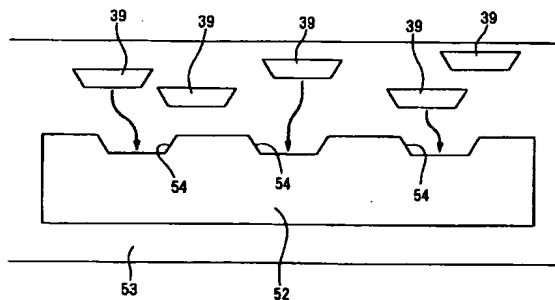
【図3】

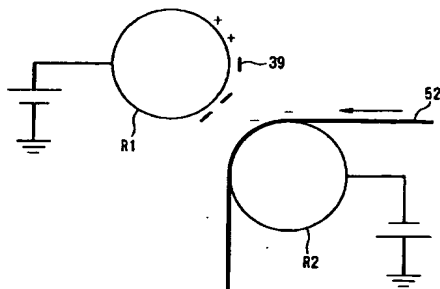
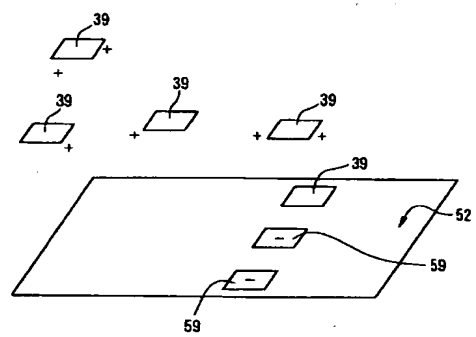
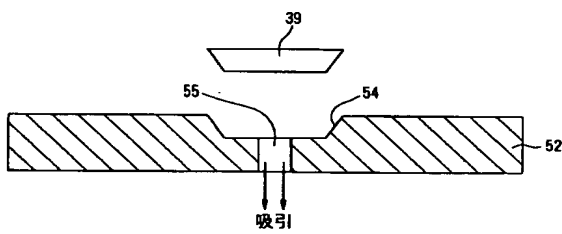
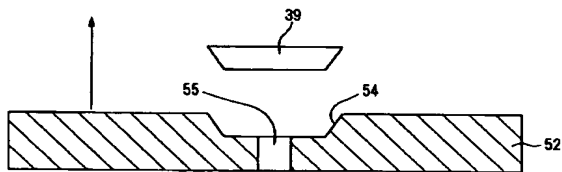
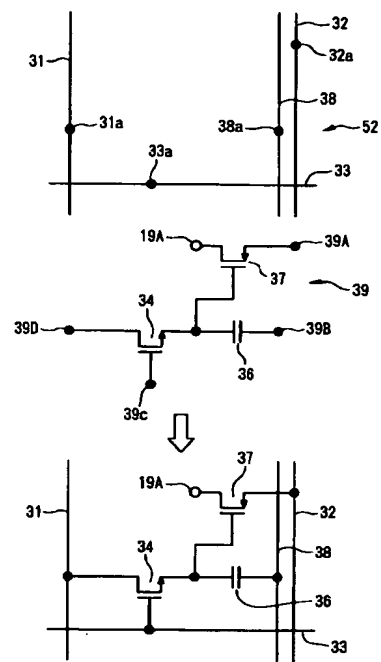
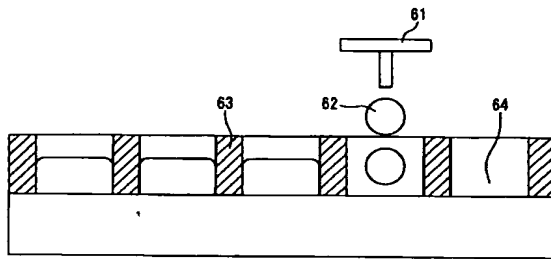


【図4】

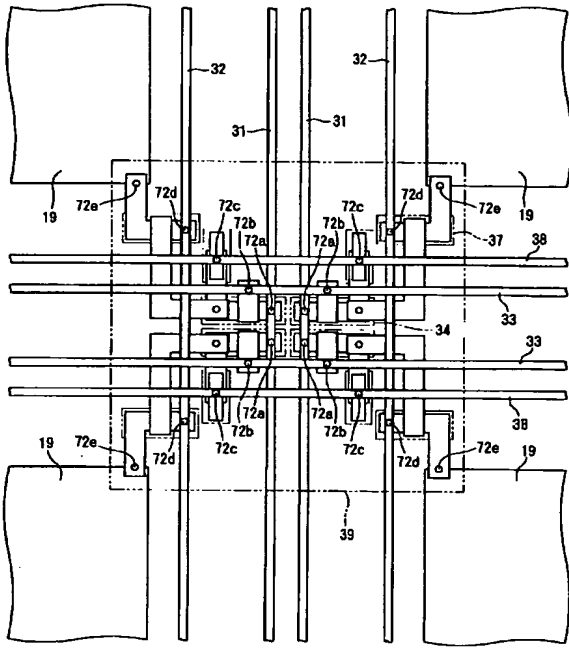


【図5】

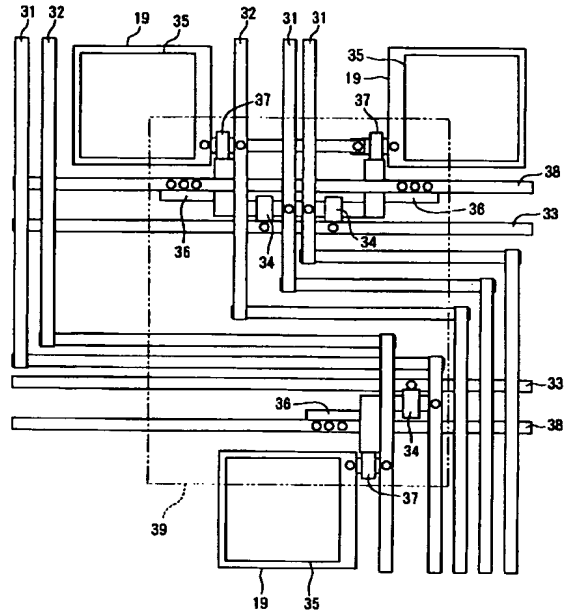




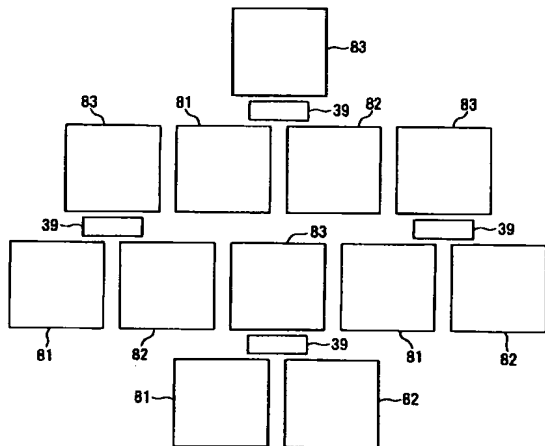
【図 13】



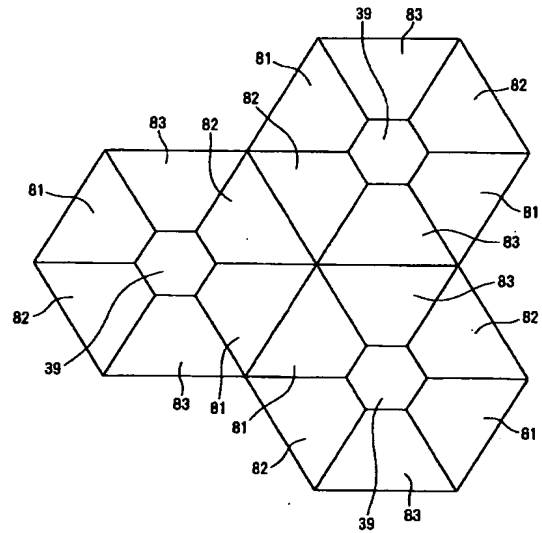
【図 14】



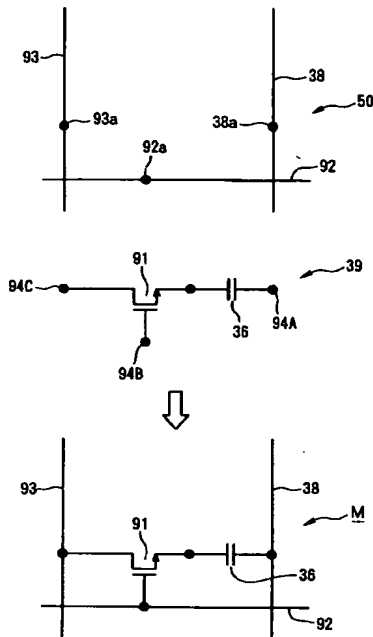
【図 15】



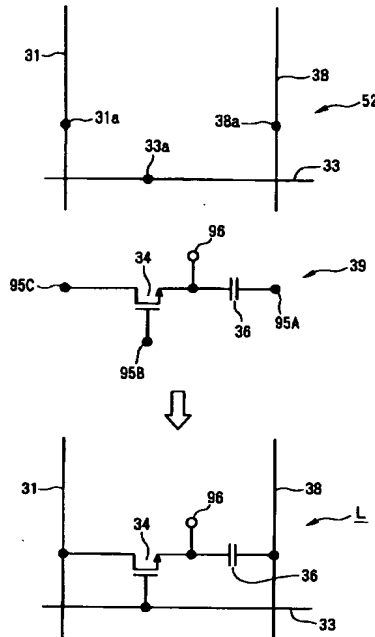
【図 16】



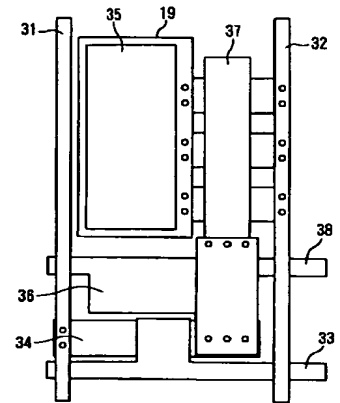
【図 17】



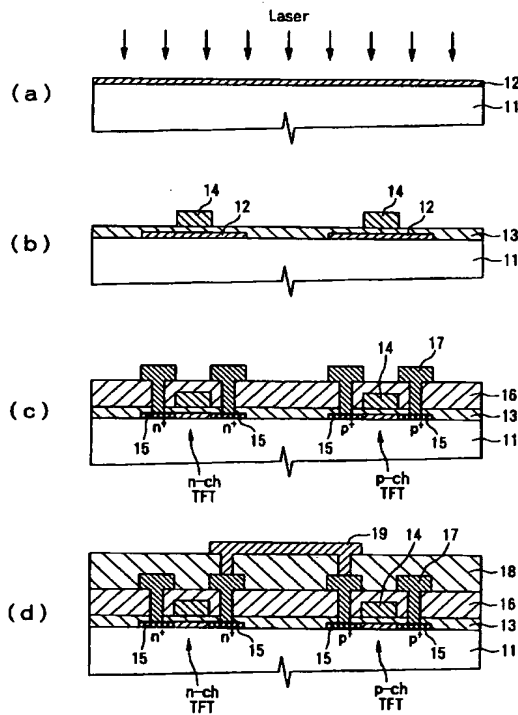
【図 18】



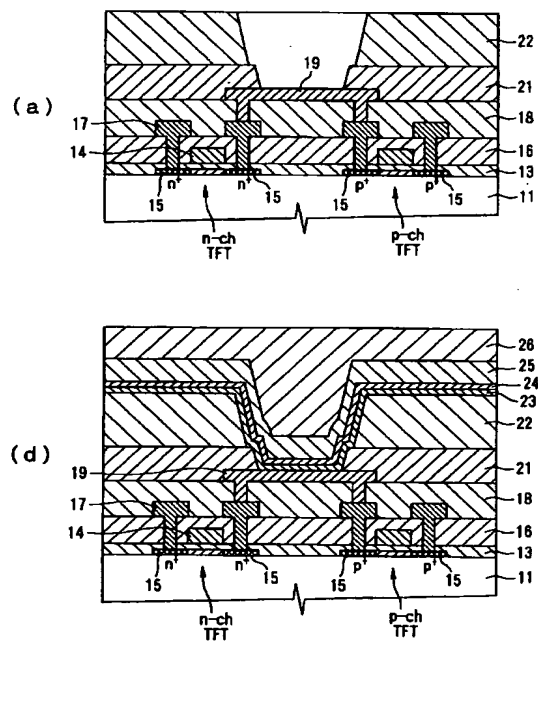
【図 19】



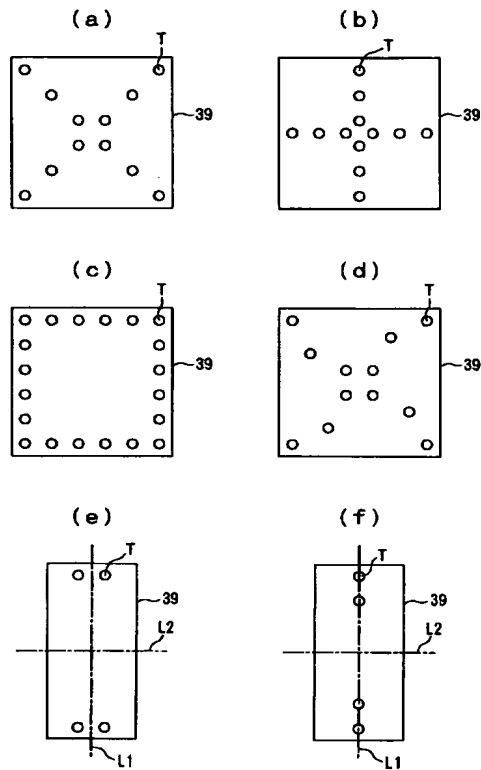
【図 20】



【図 21】



【図 22】



フロントページの続き

(51) Int. Cl. 7

H 0 1 L 21/336

H 0 5 B 33/12

33/14

識別記号

F I

H 0 5 B 33/14

H 0 1 L 29/78

テーマコード (参考)

A

6 2 7 D

(72) 発明者 井上 聡

長野県諏訪市大和 3 丁目 3 番 5 号 セイコ
ーエプソン株式会社内

F ターム (参考) 3K007 AB04 BA06 BB07 CA03 DA00

DB03 EB00 FA01

5C094 AA14 AA43 AA44 AA60 BA03

CA19 EA04 EA05 EB02

5F110 AA28 BB02 BB05 CC02 DD02

DD21 GG02 GG12 QQ16